目次

		Page
1. デバイスサマリー	・・・	3
2. 解析結果まとめ	・・・	4~7
3. 考察	・・・	8~10
4. 製品概要		
4-1 Snapdragon835	・・・	11
4-2 Exynos8895	・・・	12
4-3 A10	・・・	13
5. 外観観察		
5-1 Snapdragon835	・・・	14~16
5-2 Exynos8895	・・・	17~18
5-3 A10	・・・	19
6. 断面観察	・・・	20~21
7. 断面詳細観察(下段パッケージ)		
7-1 Snapdragon835	・・・	22~27
7-2 Exynos8895	・・・	28~34
7-3 A10	・・・	35~37
8. 平面詳細解析(下段パッケージ)		
8-1 Snapdragon835	・・・	38~40
8-2 Exynos8895	・・・	41~42
8-3 A10	・・・	43~44

1.デバイスサマリー

2017年春に発売されたSamsung製スマートフォン【Galaxy S8】のプロセッサは、販売地域により搭載されるプロセッサが異なっている。米国及び英国向けの製品ではSnapdragon835を、その他地域向けの製品では、Exynos8895を搭載している。

本報告書ではSanpdaragon835とExynos8895を搭載しているパッケージ構造の違いを明らかにし、また競合製品であるiPhone 7搭載プロセッサのA10 との構造的違いについても記載している。

Table 1-1 Galaxy S8カタログスペック

	Snapdragon 835※[1]	**Exynos 8895※[1]**
Process	10nm FinFET	10nm FinFET
CPU Cores	Octa-Core, 64-bit	Octa-Core, 64-bit
CPU	4 x 2.45GHz Kryo 280 + 4 x 1.9GHz Kryo 280	4 x 2.5GHz Exynos M2 + 4 x 1.7GHz Cortex-A53
GPU	Adreno 540	ARM Mali-G71 MP20

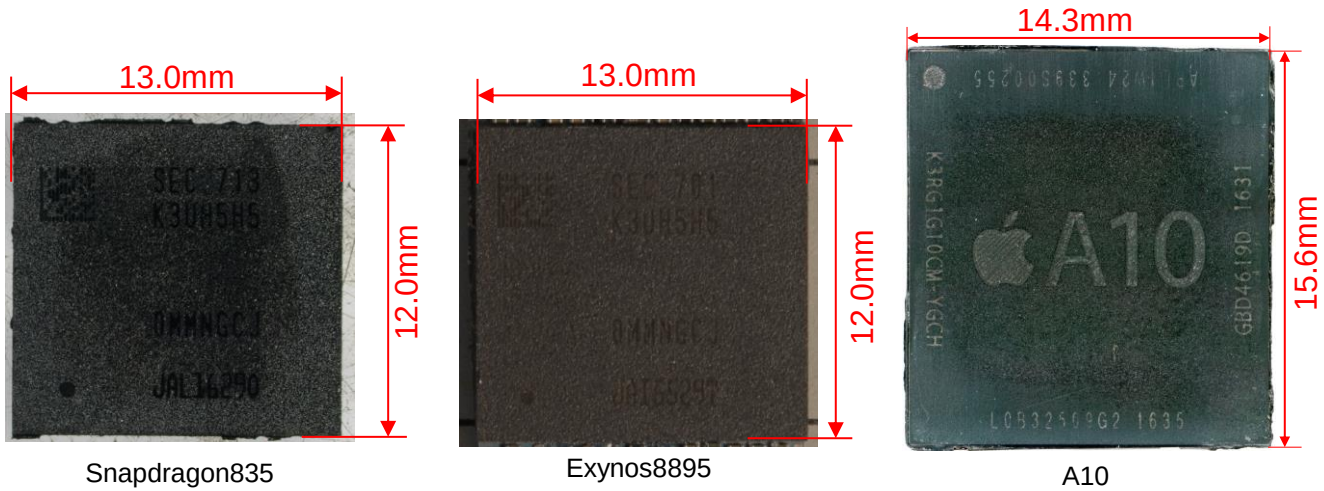


Fig. 1-1解析サンプルOM像

※1：https://www.sammobile.com/2017/02/24/specs-comparison-samsung-exynos-8895-vs-qualcomm-snapdragon-835/

2.解析結果まとめ

解析製品

1：Snapdragon835 (Galaxy S8 米国及び英国向け)
2：Exynos8895 (Galaxy S8 その他地域向け)
3：A10 (iPhone 7)

解析結果

・解
・Sn
・Sa

PoPイメージ図(部品内蔵基板搭載)

InFO-PoPイメージ図

2.解析結果まとめ

Table 2-1　各種構成要素まとめ

		Galaxy S8		iPhone 7
		Exynos8895	Sanpdragon835	A10
上段パッケージ		[redacted]	[redacted]	[redacted]
上段～下段パッケージ間接続材料(端子数)		[redacted]	[redacted]	[redacted]
下段パッケージ	サイズ(x,y,h)	[redacted]	[redacted]	[redacted]
	配線層数	[redacted]	[redacted]	[redacted]
	上基板～下基板間材料(端子数)	[redacted]	[redacted]	[redacted]
	受動素子	[redacted]	[redacted]	[redacted]
	受動素子サイズ(x,y,h)	[redacted]	[redacted]	[redacted]
	基板間部材	[redacted]	[redacted]	[redacted]
外部接続材料(端子数)		[redacted]	[redacted]	[redacted]

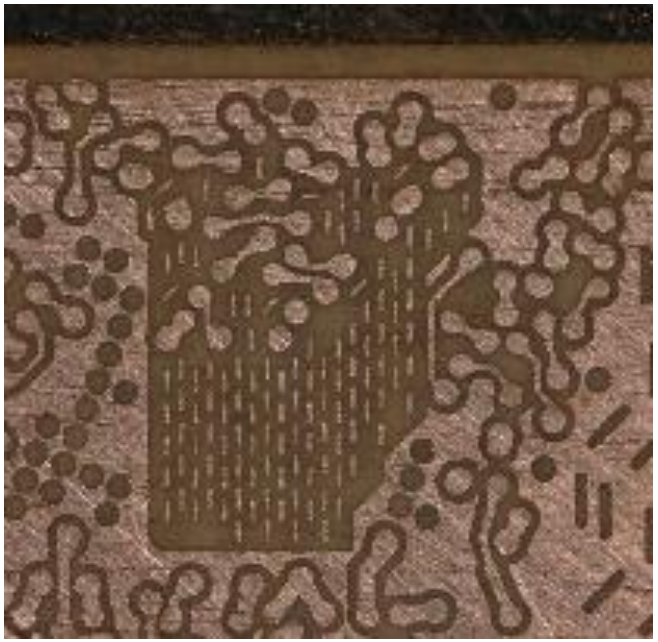
※ **InFO =** Integrated Fan Out
※ **MCeP =** Molded Core embedded Package

2.解析結果まとめ

・最[redacted]で、Snapdragon835、
Ex
・層[redacted]同程度であるが
Ex
・Sn
・特

Table 2-2 測定結果まとめ(Min)

層構成		サイズ[μm]		
		Galaxy S8		iPhone 7
		Snapdragon835	EXYNOS8895	A10
L1	最小パッド径(φ)	[redacted]	[redacted]	[redacted]1
	最小配線幅/最小配線間隔	[redacted]	[redacted]	[redacted]4
	膜厚	[redacted]	[redacted]	[redacted]4
L1-L2	最小ビア径(φ)	[redacted]	[redacted]	[redacted]4
	膜厚	[redacted]	[redacted]	[redacted]7
L2	最小パッド径(φ)	[redacted]	[redacted]	[redacted]3
	最小配線幅/最小配線間隔	[redacted]	[redacted]	[redacted]1
	膜厚	[redacted]	[redacted]	[redacted]7
L2-L3	最小ビア径(φ)	[redacted]	[redacted]	[redacted]4
	膜厚	[redacted]	[redacted]	[redacted]5
L3	最小パッド径(φ)	[redacted]	[redacted]	[redacted]4
	最小配線幅/最小配線間隔	[redacted]	[redacted]	[redacted]3
	膜厚	[redacted]	[redacted]	[redacted]3
L3-L4	最小ビア径(φ)	[redacted]	[redacted]	[redacted]3
	膜厚	[redacted]	[redacted]	[redacted]5
L4	最小パッド径(φ)	[redacted]	[redacted]	[redacted]3
	最小配線幅/最小配線間隔	[redacted]	[redacted]	[redacted]0
	膜厚	[redacted]	[redacted]	[redacted]6
L4-L5	最小ビア径(φ)	[redacted]	[redacted]	[redacted]6
	膜厚	[redacted]	[redacted]	[redacted]5
L5	最小パッド径(φ)	[redacted]	[redacted]	[redacted]7
	最小配線幅/最小配線間隔	[redacted]	[redacted]	[redacted]9
	膜厚	[redacted]	[redacted]	[redacted]8

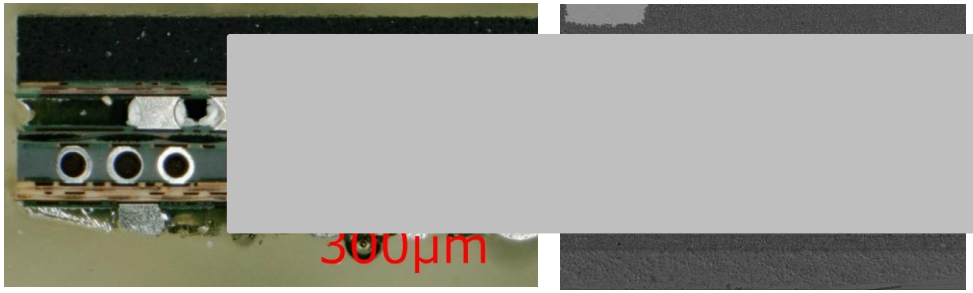


L2(特殊パターン)

2.解析結果まとめ

- [redacted]
- [redacted]
- [redacted]
- [redacted]

Snapdragon835



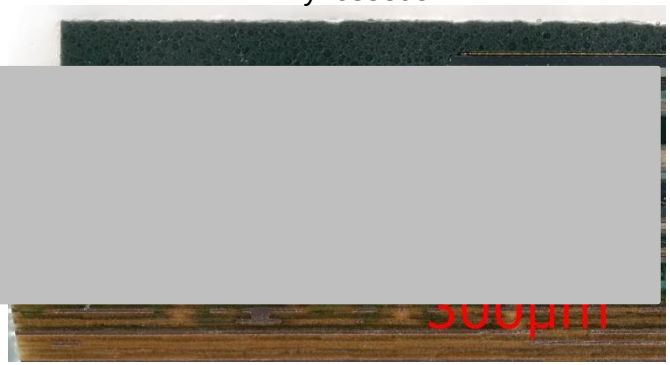
Exynos8895

[redacted]

3.考察

Snapdragon835

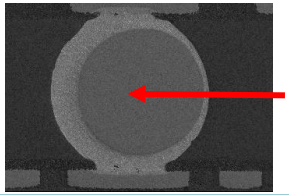
Exynos8895



1)接続部材

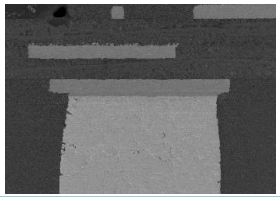
・【S[redacted]on810
シ[redacted]
・Sn[redacted]、反り
耐[redacted]
・Ex[redacted]
・Cu[redacted]
・Sn[redacted]方が
少ない工程数で製造されていると考えられる。

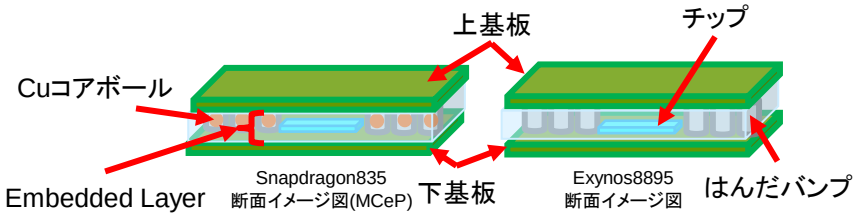
Snapdragon835



Cuコア
ボール

Exynos8895





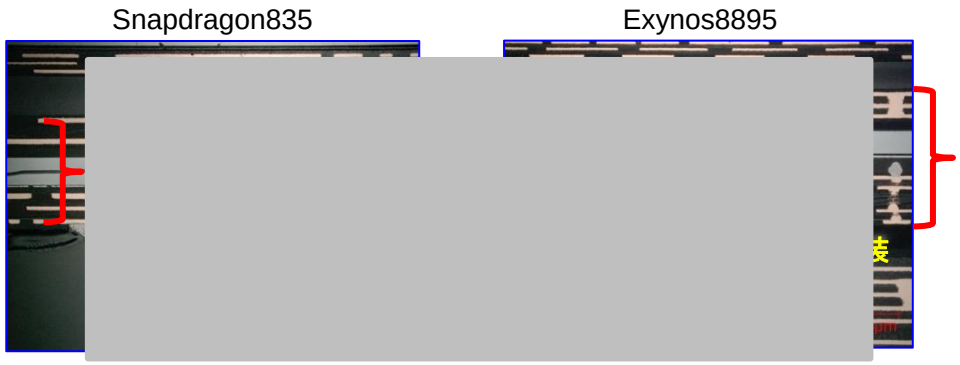
MCeP特徴※3
・上基板, 下基板, 埋め込み層からなる3層構造
•Cuコアボールによる電気的、機械的接続
•埋め込み層へのモールド樹脂封止による 高剛性、低反り、高信頼性
•小型、低背

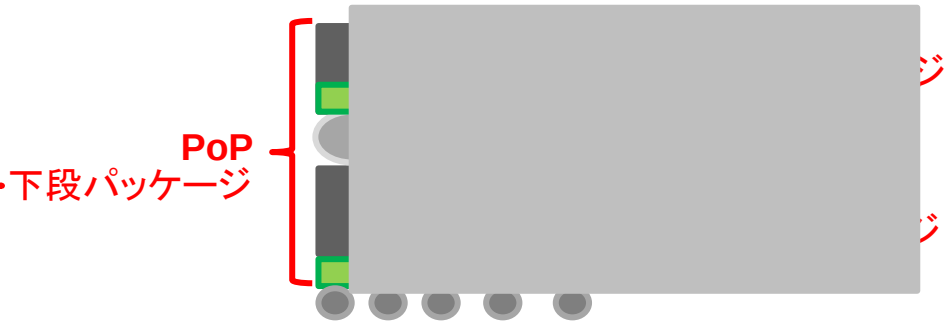
※2：http://www.sangyo-times.jp/article.aspx?ID=1381
※3：エレクトロニクス実装学会誌　Vol.20　No.6　2017　P418～423

3.考察

2)受動素子

・S[redacted]関係で
実
・裏[redacted]い
た



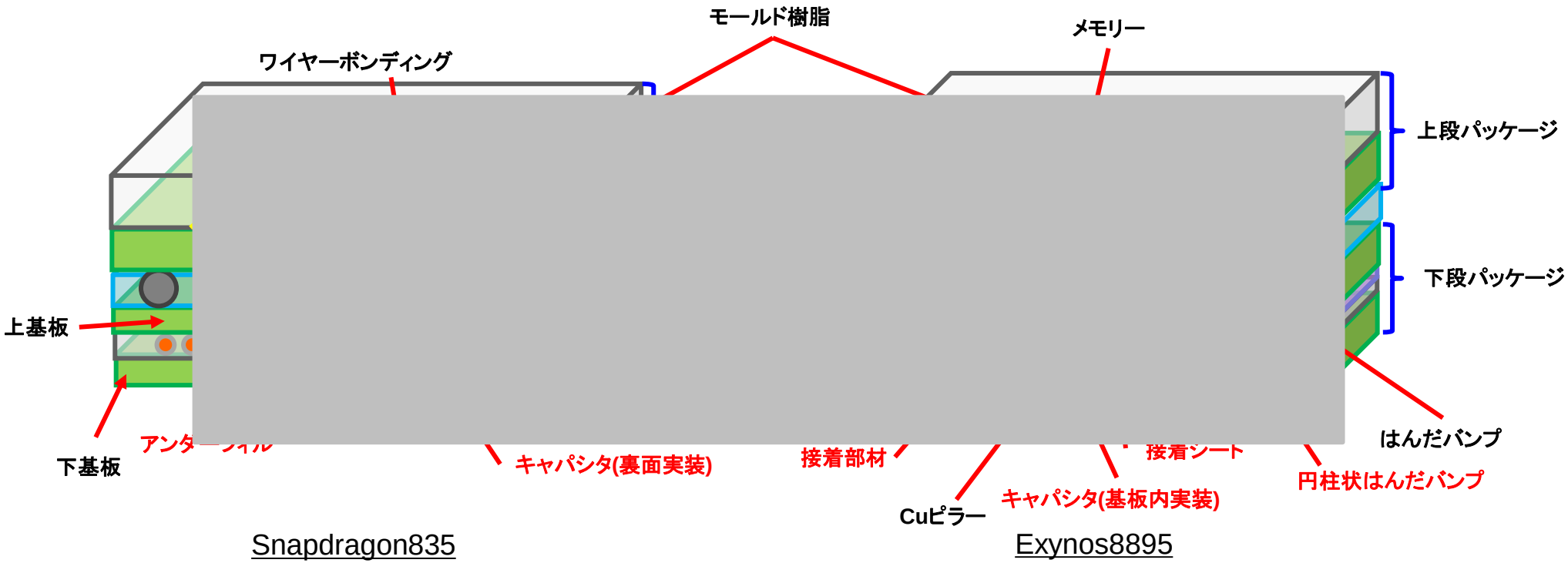


PoPイメージ図

3.考察

3)概略図

※ Snapdragon835とExynos8895のそれぞれについて特徴的な部分を赤文字で記載

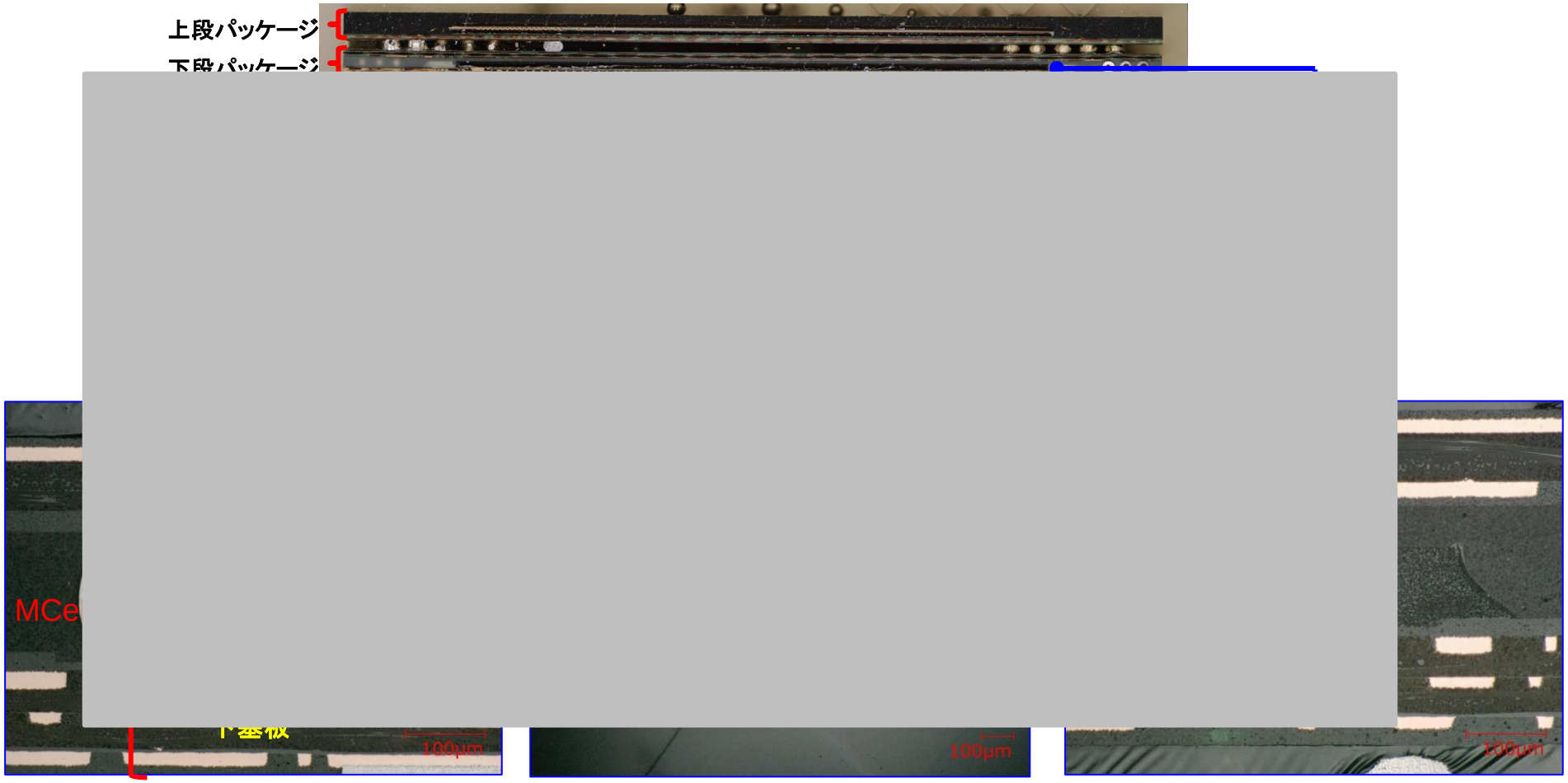


Galaxy S8 搭載プロセッサ 断面イメージ図(Snapdragon835/Exynos8895)

4.製品概要

4-1 Snapdragon835

- **Snapdragon835　断面構造**
  （特徴的な部分をピックアップ）



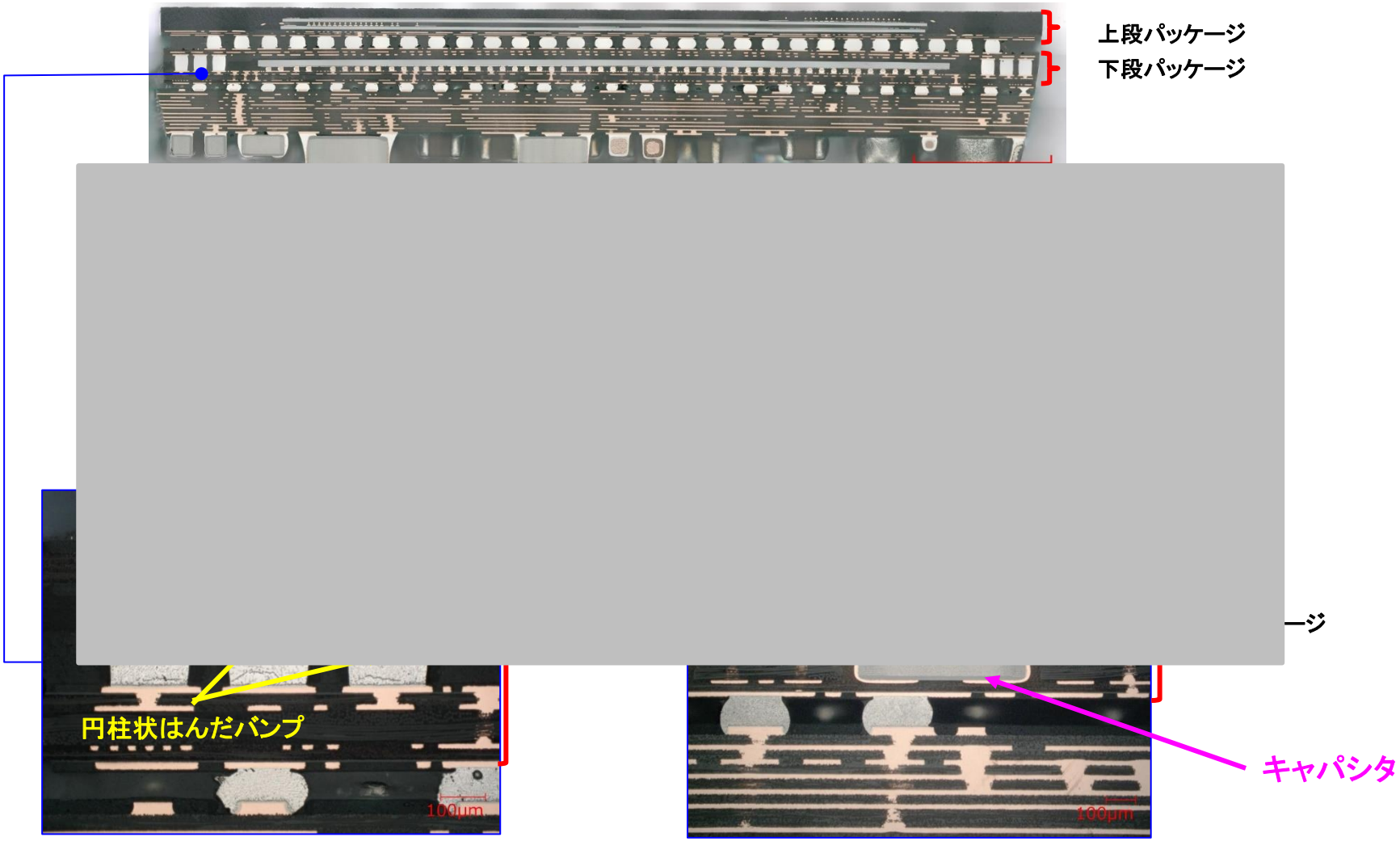
※上下基板間接続は、はんだ＋Cuコアボールである。

※チップ下部及び端部付近にアンダーフィル
　が形成されている。
※端部のアンダーフィルは幅広く形成。

4.製品概要

4-2 Exynos8895

・ Exynos8895 断面構造
（特徴的な部分をピックアップ）

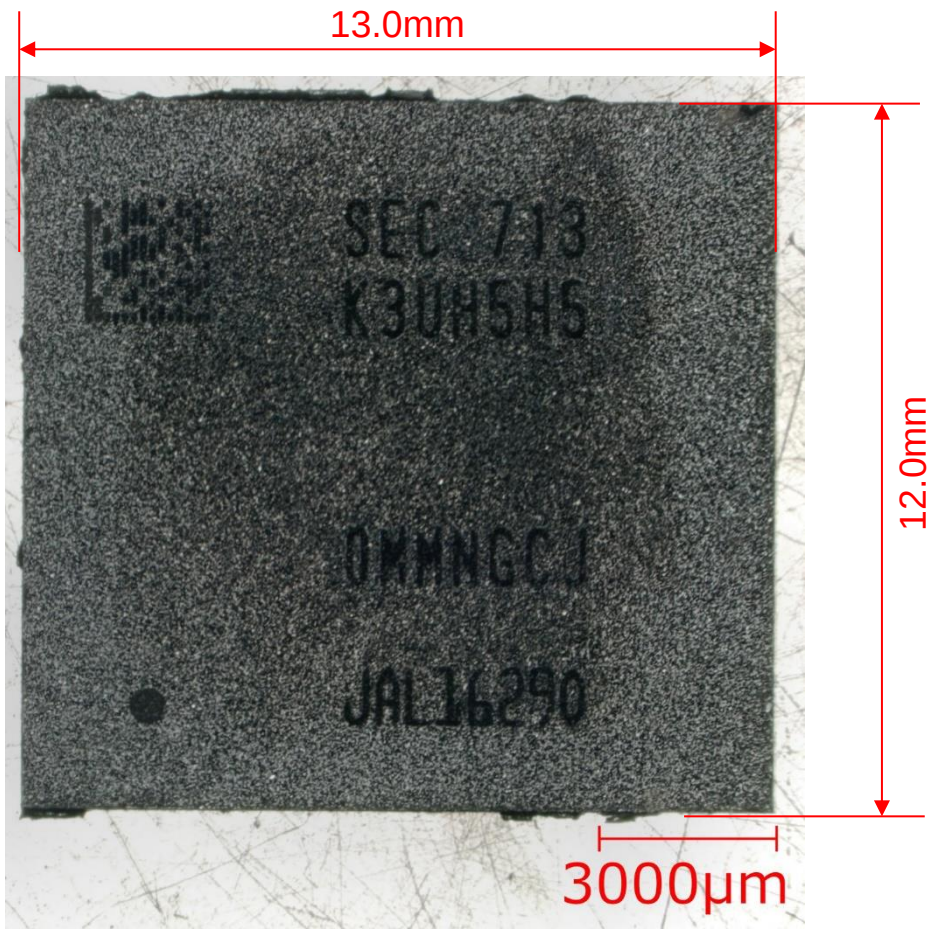


※上下基板の接続は円柱状はんだバンプである。

※下段パッケージの下基板内に素子を内蔵している。

5.外観観察

5-1 Snapdragon835



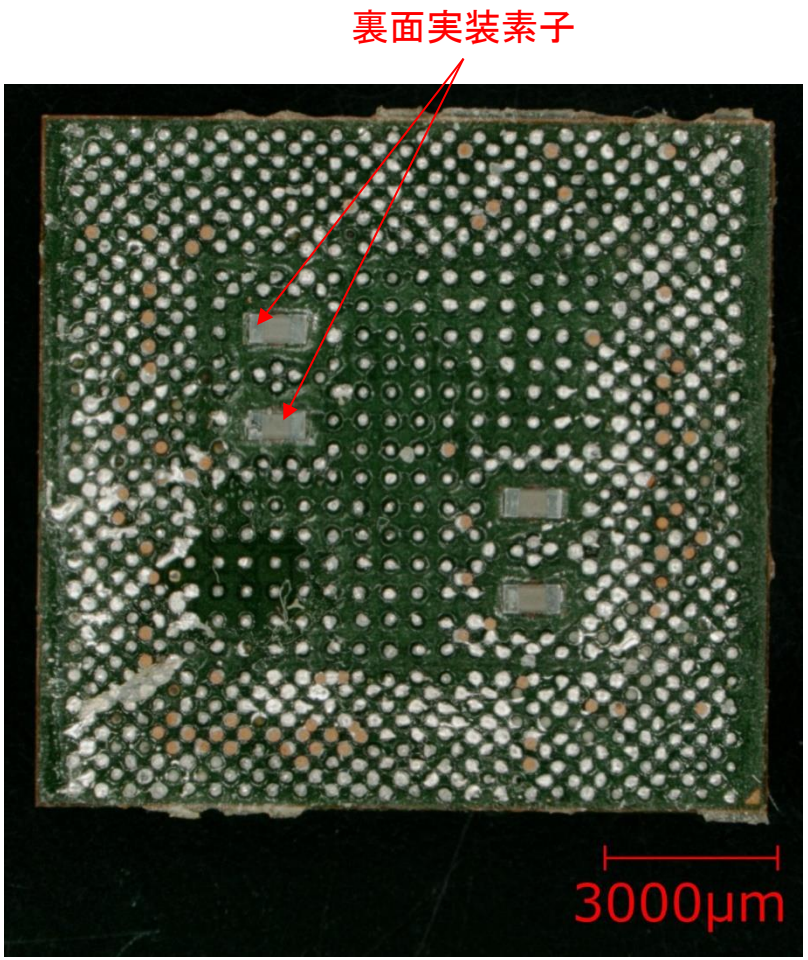
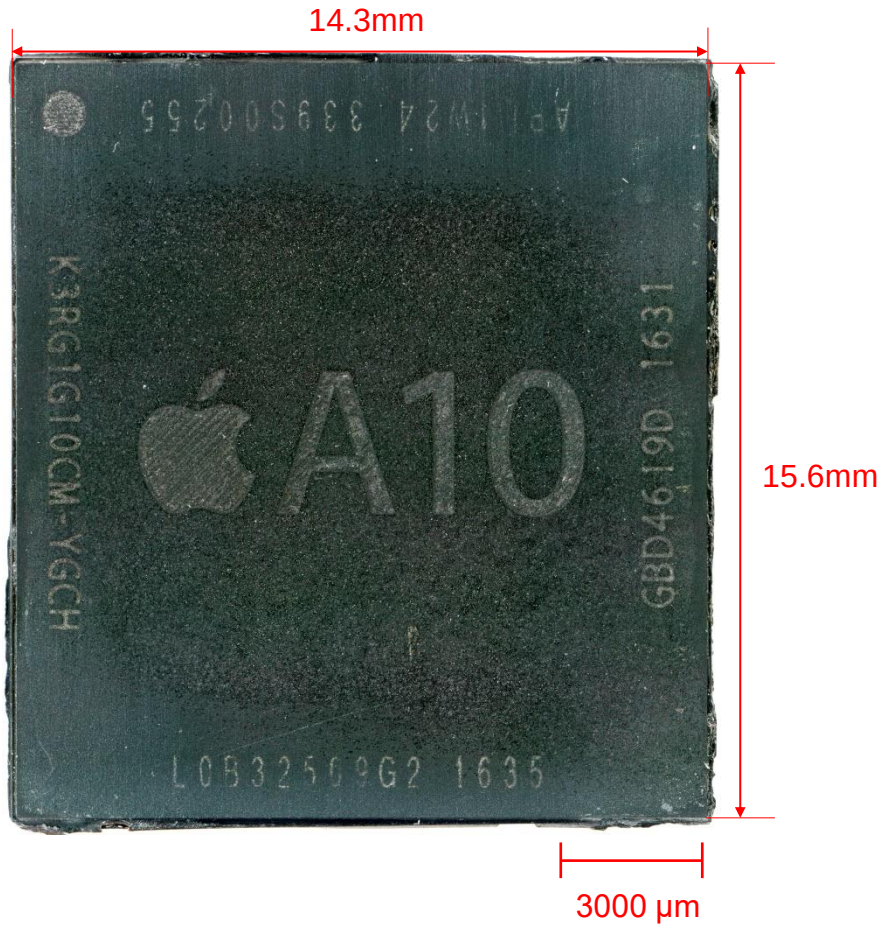


Fig. 5-1-1 Snapdragon835 外観写真 (表面/裏面)

5.外観観察
5-3 A10



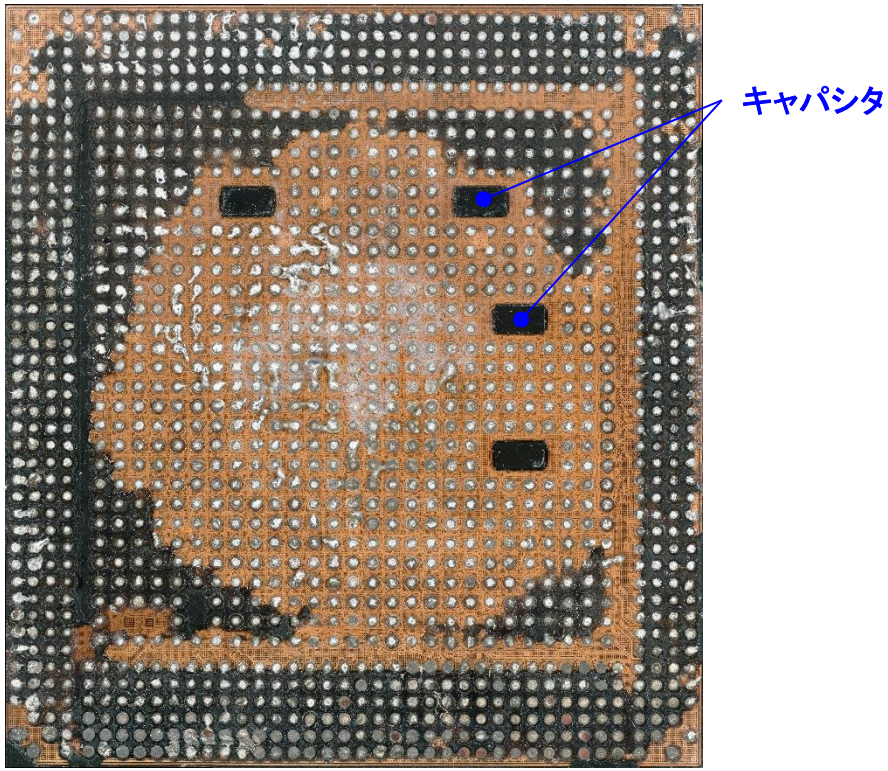


Fig. 5-3-1 A10 外観写真 (表面/裏面)

6.断面観察

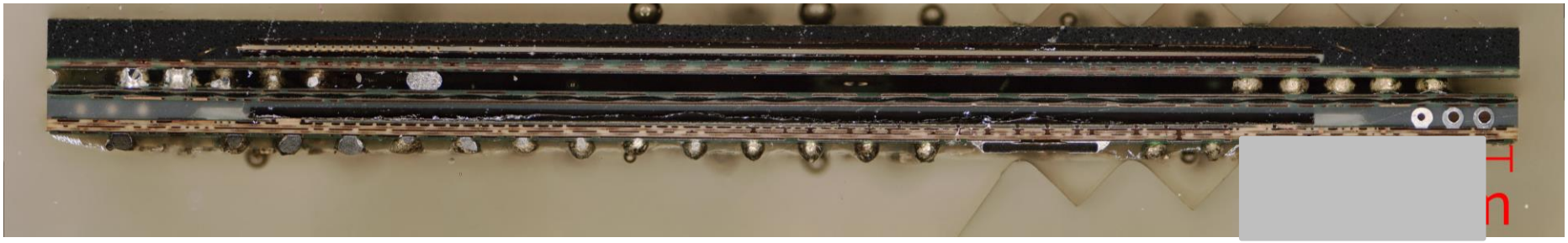
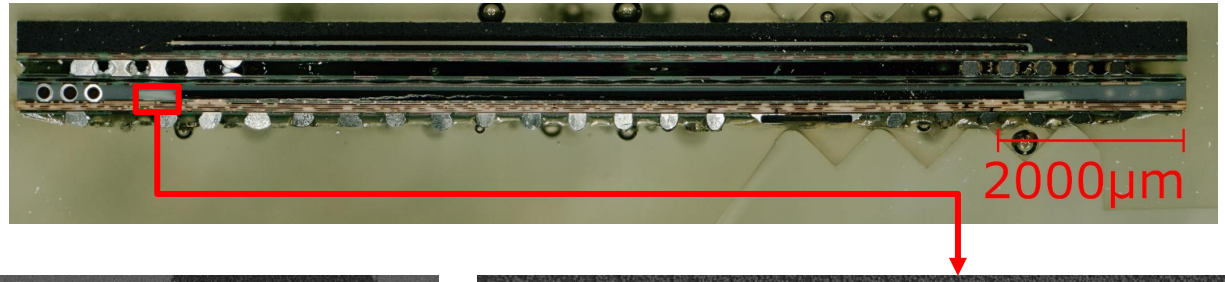


Fig. 6-1 Snapdragon835 断面OM像(断面加工箇所1)

Fig. 6-2 Snapdragon835 断面OM像(断面加工箇所2)

7.断面詳細観察(下段パッケージ)
7-1 Snapdragon835



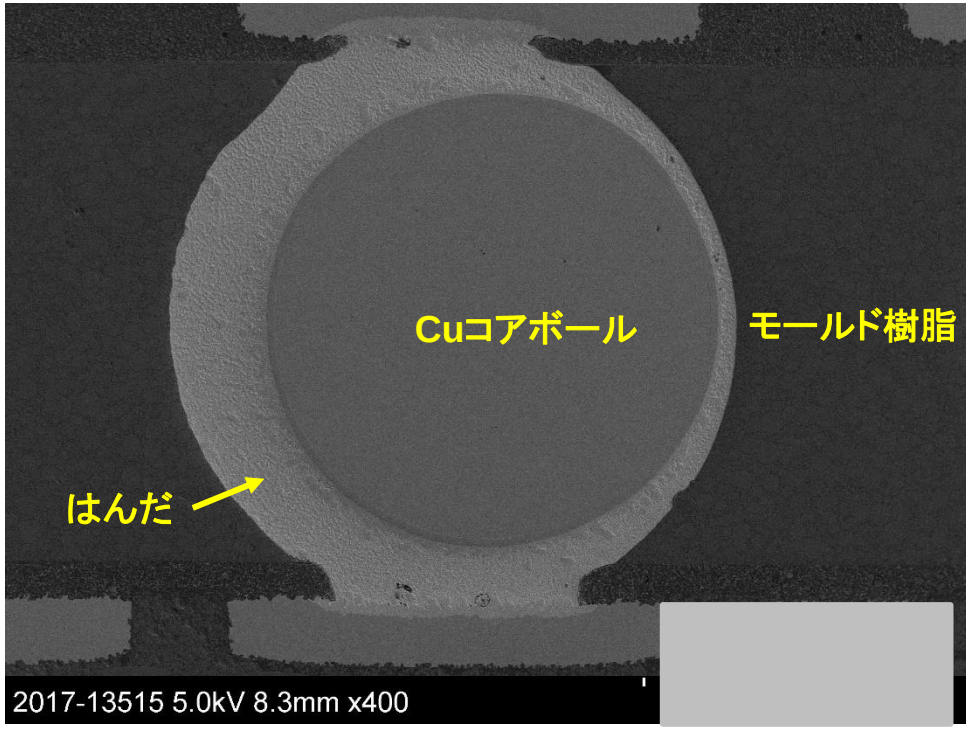


Fig. 7-1-8 断面SEM像(Cuコアボール)

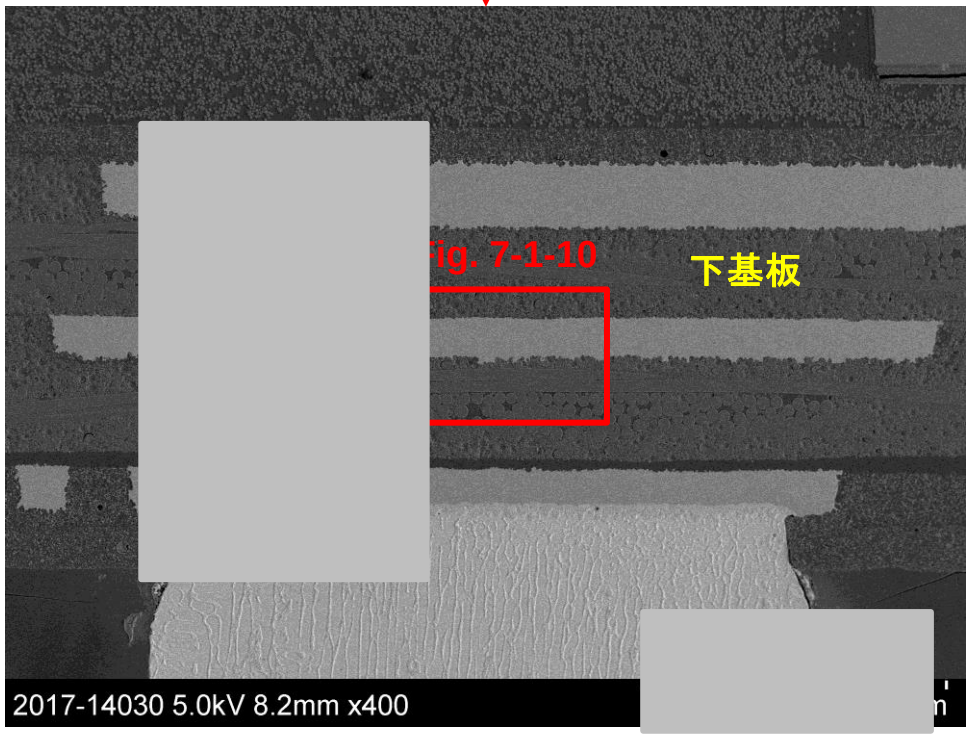


Fig. 7-1-9 断面SEM像(下基板)

7.断面詳細観察(下段パッケージ)
7-2 Exynos8895

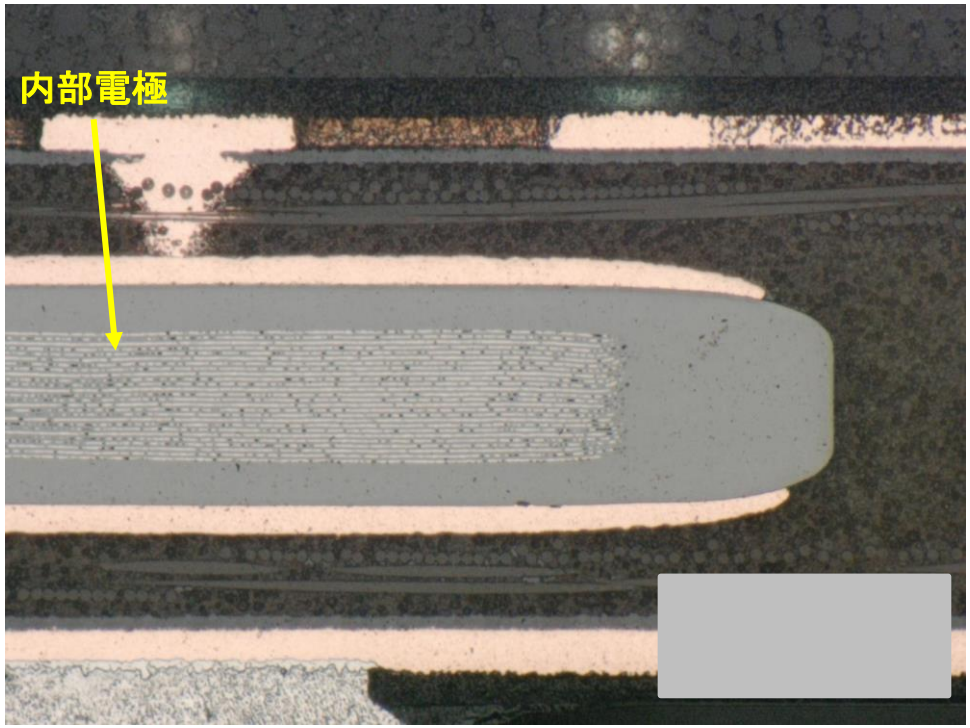


Fig. 7-2-12 断面OM像(キャパシタ)

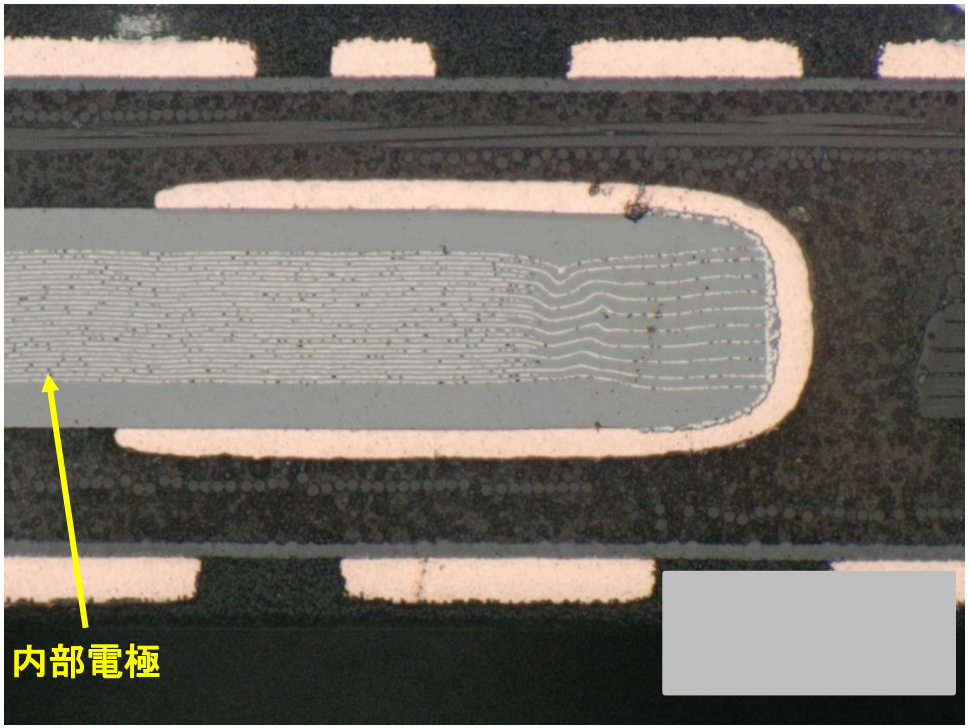


Fig. 7-2-13 断面OM像(キャパシタ)

8.平面詳細観察(下段パッケージ)

8-1 Snapdragon835

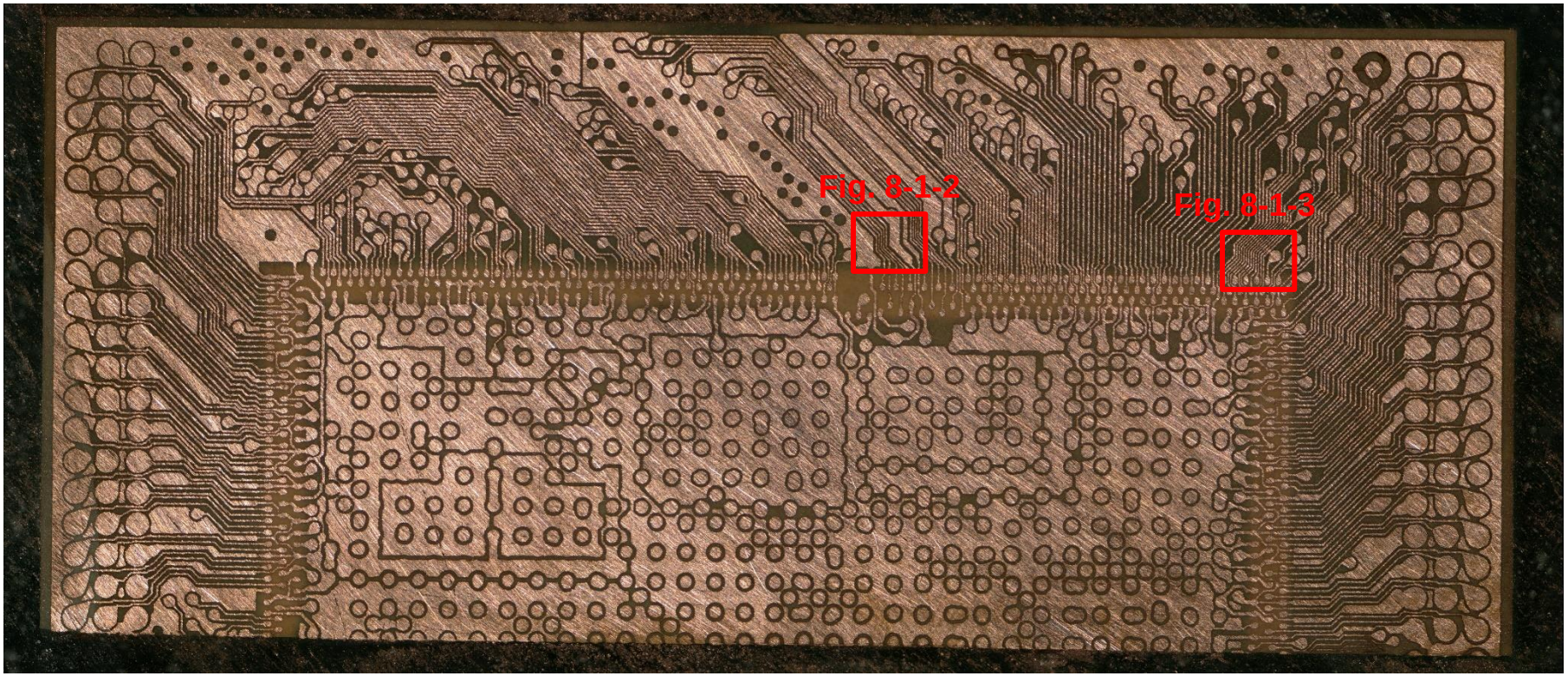


Fig. 8-1-1 平面OM像(L1層)

※Snapdragon835はパッケージの半分で平面解析を実施

Table 8-1-1 測定結果

層構成		サイズ[μm]
L1	最小パッド径(φ)	[redacted]
	最小配線/最小配線	
L1-L2	最小ビア径(φ)	
L2	最小パッド径(φ)	
	最小配線/最小配線	
L2-L3	最小ビア径(φ)	
L3	最小パッド径(φ)	
	最小配線/最小配線	
外部端子数		

8.平面詳細観察(下段パッケージ)
8-1 Snapdragon835

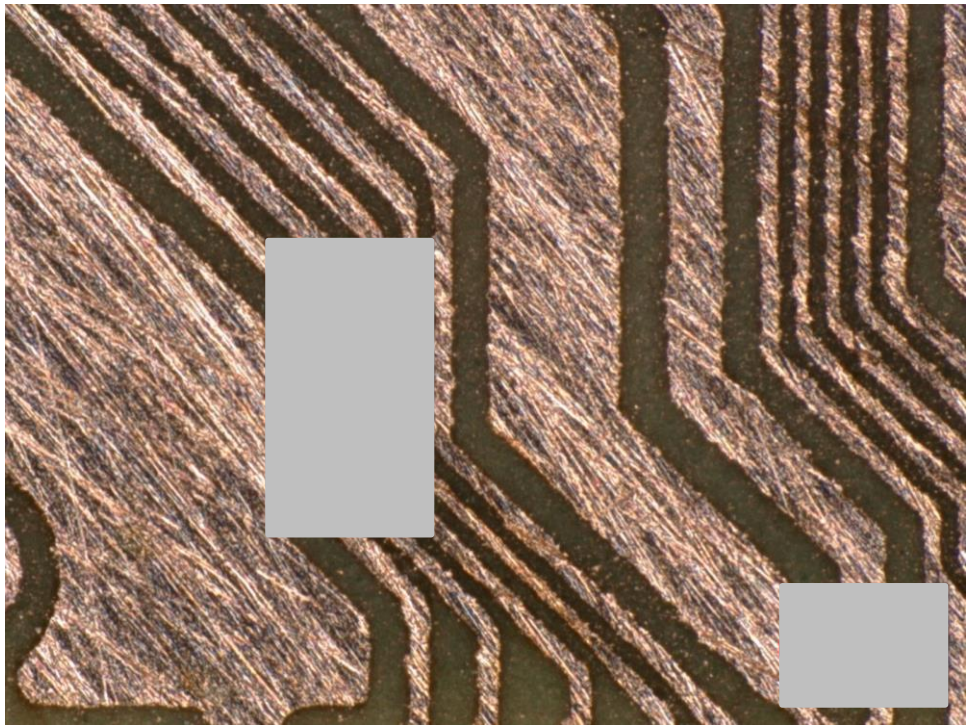


Fig. 8-1-2 平面OM像(L1層拡大)

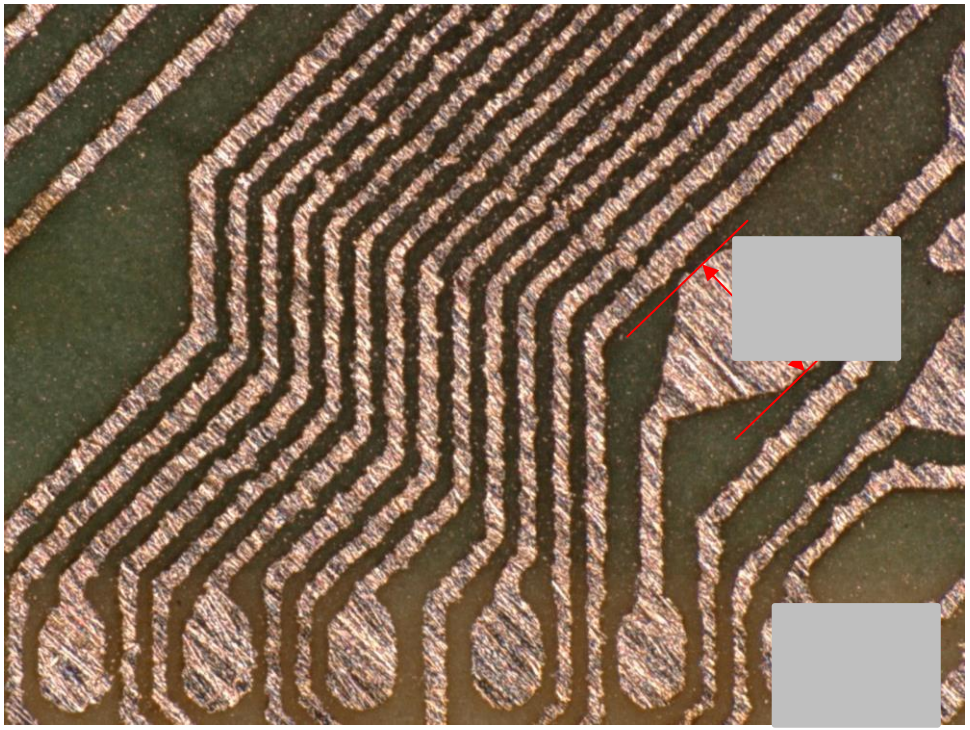


Fig. 8-1-3 平面OM像(L1層拡大)

※最小部のみ拡大像を掲載

8.平面詳細観察(下段パッケージ)

8-1 Snapdragon835

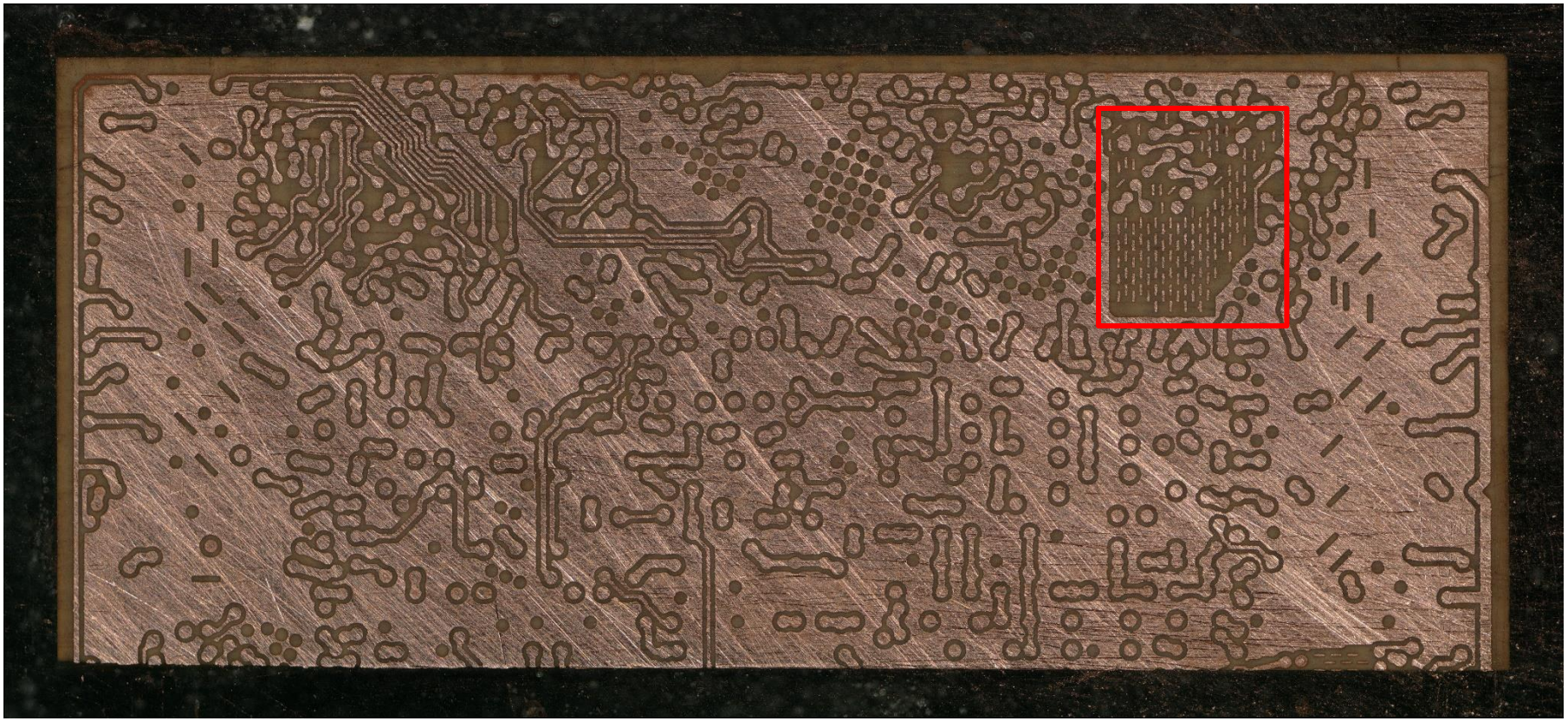


Fig. 8-1-4 平面OM像(L2層)

※L2層に赤枠の部分に棒状の特殊なパターンが形成されているため掲載。

8.平面詳細観察(下段パッケージ)

8-2 Exynos8895

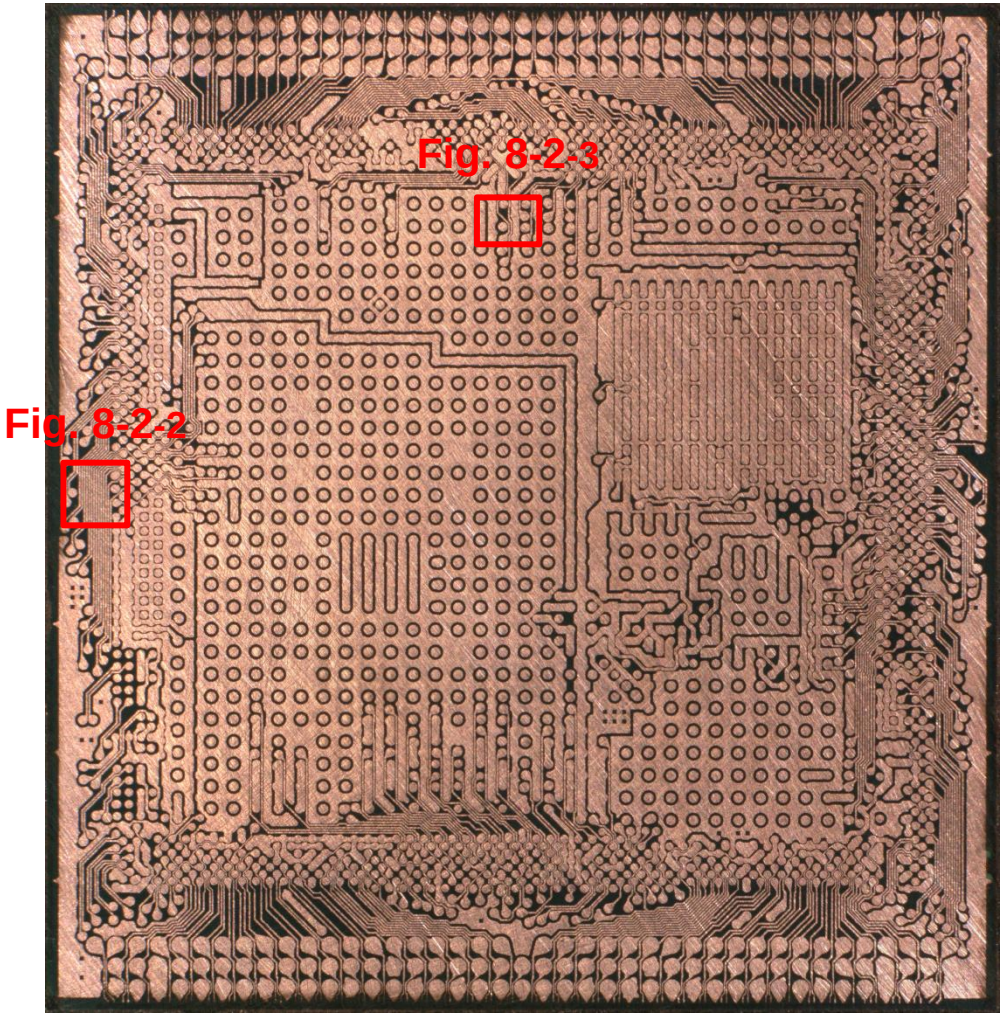


Fig. 8-2-1 平面OM像(L1層)

Table 8-2-1 測定結果

層構成		サイズ[μm]
L1	最小パッド径(φ)	[redacted]
	最小配線/最小配線間隔	[redacted]
L1-L2	最小ビア径(φ)	[redacted]
L2	最小パッド径(φ)	[redacted]
	最小配線/最小配線間隔	[redacted]
L2-L3	最小ビア径(φ)	[redacted]
L3	最小パッド径(φ)	[redacted]
	最小配線/最小配線間隔	[redacted]
L3-L4	最小ビア径(φ)	[redacted]
L4	最小パッド径(φ)	[redacted]
	最小配線/最小配線間隔	[redacted]
外部端子数		[redacted]

8.平面詳細観察(下段パッケージ)
8-2 Exynos8895

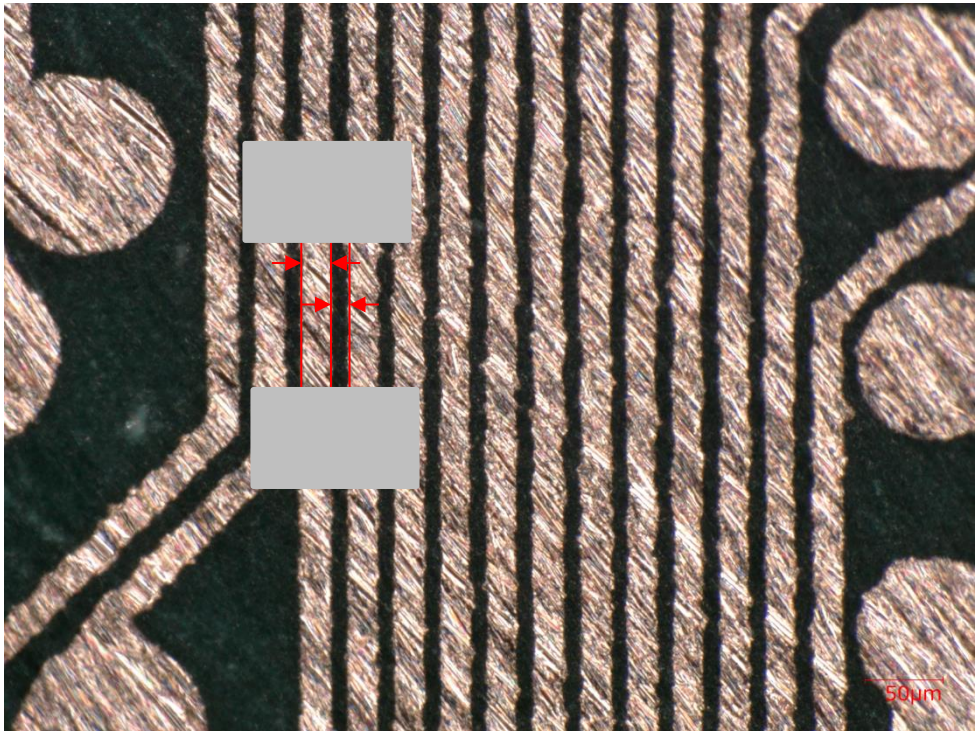


Fig. 8-2-2 平面OM像(L1層-拡大)

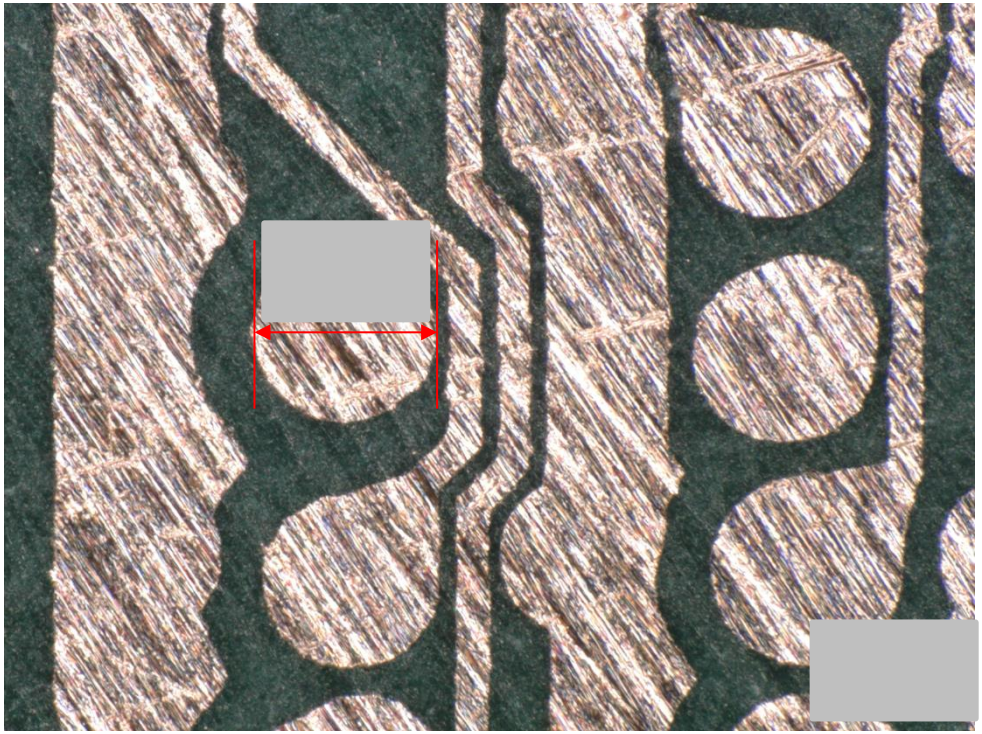


Fig. 8-2-3 平面OM像(L1層-拡大)

※最小部のみ拡大像を掲載

8.平面詳細観察(下段パッケージ)

8-3 A10

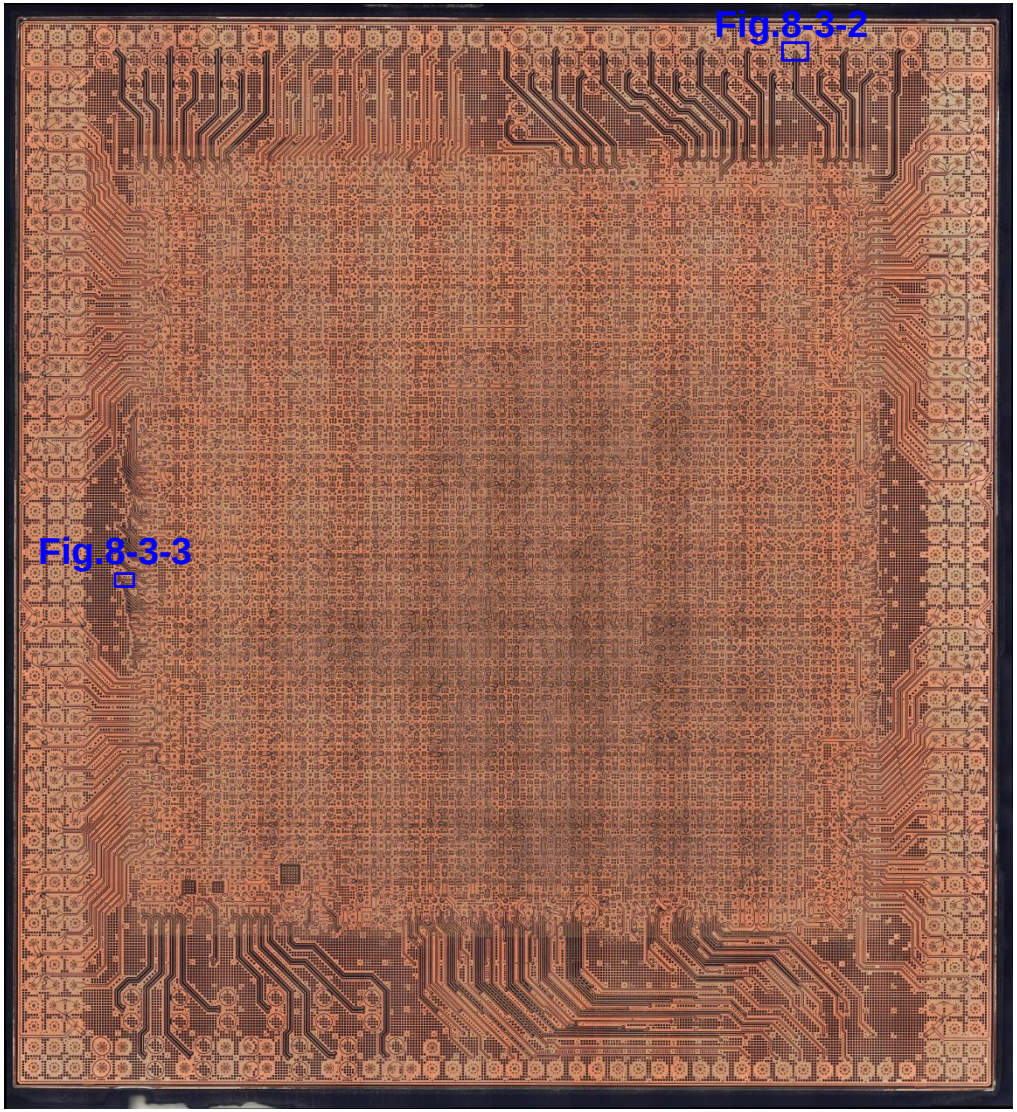


Fig. 8-3-1 平面OM像(L2層)

Table 8-3-1 測定結果

層構成		サイズ[μm]
L1	最小パッド径(φ)	
	最小配線/最小配線間隔	
L1-L2	最小ビア径(φ)	
L2	最小パッド径(φ)	
	最小配線/最小配線間隔	
L2-L3	最小ビア径(φ)	
L3	最小パッド径(φ)	
	最小配線/最小配線間隔	
L3-L4	最小ビア径(φ)	
L4	最小パッド径(φ)	
	最小配線/最小配線間隔	
L4-L5	最小ビア径(φ)	
L5	最小パッド径(φ)	
	最小配線/最小配線間隔	
外部端子数		