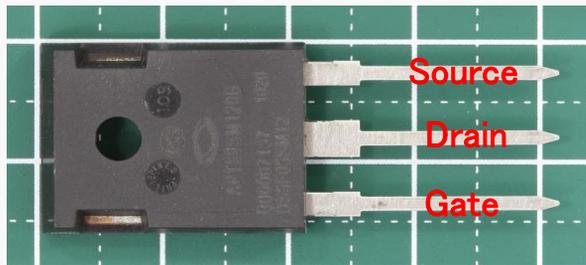
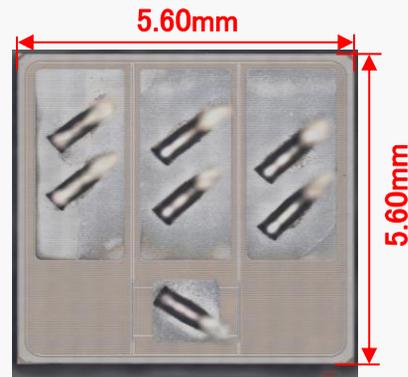


Microsemi製1200V SiC MOSFET「APT80SM120B」 構造解析、プロセス解析レポートリリース

2017年9月、株式会社エルテックは、Microsemi製 1200V SiC MOSFET「APT80SM120B」の構造解析レポート、プロセス解析レポートをリリースしました。



パッケージ写真



チップ写真

SiC MOSFET「APT80SM120B」の特徴

- ・ $V_{dss} = 1200V$ 、 $I_d = 80A$ 、
単位面積あたりのオン抵抗 $RON \times A = 1076m\Omega \cdot mm^2$ (トランジスタ活性領域面積)
- ・ パッケージ密度を最大化するためにソースパッドとゲートパッドにダブルメタル層が使用されています。
- ・ 構造解析レポートでは、トランジスタやパッケージの構造解析と材料分析を、プロセス解析レポートでは、構造解析レポートの結果を基に、製造プロセスフロー、フォト/マスクングのプロセス工程数、エピ層の不純物濃度を分析し、本製品の特徴を明らかにしています。

販売価格(税別)

構造解析レポート ¥400,000

プロセス解析レポート ¥400,000

17G-0017-1

Table of Contents

構造解析レポート

【目次】	頁
1 デバイスサマリー(表1)(エグゼクティブサマリー).....	3
1-1 解析結果まとめ	4
表2: パッケージ構造概要	5
表3: デバイス構造: SiC MOSFET.....	6
表4: デバイス構造: レイヤー材料・膜厚	7
2 パッケージ外観解析.....	8
2-1 外観・X線観察	9
3 SiC MOSFET解析	10
3-1 平面観察	11
チップコーナー及び周辺メタル配線	12-20
3-2 平面構造解析(SEM)	21
チップコーナー及び周辺ガードリング構成	22-24
トランジスタセルアレイ	25-28
3-3 断面構造解析(SEM)	29
チップ膜厚	30
トランジスタセルアレイ: ゲート及びソース・Pwell拡散.....	31-36
チップ周辺、チップ端構成	37-38
4 パッケージ解析.....	39
4-1 パッケージ解析による構造解析.....	40-50
4-2 EDX材料分析	51-73

17G-0017-1



Table of Contents

プロセス解析レポート

【目次】	頁
1 Microsemi社のSiC系MOSFET APT80SM120B 解析結果のまとめ	3
1.1 SiC MOSFETチップ全体	4
1.2 チップ端部	5
1.3 デバイス構造: SiC MOSFET トランジスタの模式的な断面図 チップ全体断面模式図と模式的なレイアウトパターン	6 7
2 SiC MOSFET観察	8
2.1 平面構造解析(SEM) トランジスタの構造・プロセスの特徴(1)－(3)	8
2.2 断面構造解析(SEM)	12
2.3 チャネル長Lchを決定するためのN+およびPウェル拡散のセル フアライン形成プロセスの詳細(推定)	13
3 Microsemi社のSiC系MOSFET APT80SM120B解析結果まとめ	14
表1 デバイス構造 : SiC MOSFET	14
表2 SiC MOSFET構造 : レイヤー材料・膜厚	15
4 プロセスフロー	
4.1 SiC MOSFETのフロントエンドウェーハプロセスフロー(推定)	16
4.2 SiC MOSFETのプロセス・シーケンス断面図	17-19
5 5.1 N-エピ層不純物濃度解析	20
5.2 デバイス構造と電気特性解析 : ON抵抗	21
5.3 デバイス構造と電気特性解析:ブレークダウン電圧	22
6 関連文献目録	23
7 関連特許目録	23

17G-0017-1

