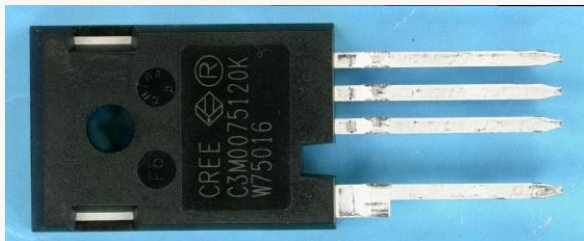
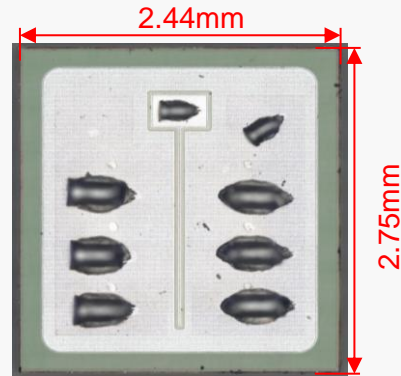


## Wolfspeed 製(旧Cree) 1200V 第3世代 SiC MOSFET 「C3M0075120K」 構造解析、プロセス解析レポートリリース

2017年9月、株式会社エルテックは、Wolfspeed製(旧Cree) 1200V 第3世代 SiC MOSFET 「C3M0075120K」の構造解析レポート、プロセス解析レポートをリリースしました。



パッケージ写真



チップ写真

- この第3世代SiC MOSFETの特徴は、第2世代のチップと比較して、チップサイズが35%削減され、単位面積当たりのオン抵抗は第2世代のトランジスタから30%減少しています。

Maker	Part no.	プロセス世代	半導体	Transistor	Vdss [V]	RON [mΩ]	有効 RONxA mΩ・mm <sup>2</sup>	Intrinsic RONxA mΩ・mm <sup>2</sup>
ROHM	SCH2080KE	第2	SiC	MOSFET	1200	80	1031	811
ROHM	BSM180D12P3C007	第3	SiC	MOSFET	1200	50	667	522
STMicro	SCT30N120	第1	SiC	MOSFET	1200	80	1149	889
CREE	CMF10120D	第1	SiC	MOSFET	1200	160	1518	1210
CREE	C2M0080120D	第2	SiC	MOSFET	1200	80	820	501
WOLFSPEED (CREE)	C3M0075120K	第3	SiC	MOSFET	1200	75	503	349

※ 各製品のレポートはエルテックで販売中です。

- 構造解析レポートでは、トランジスタやパッケージの構造解析、材料分析を、プロセス解析レポートでは、構造解析レポートの結果を基に、製造プロセスフローや、フォト/マスキングのプロセス工程数、エピ層の不純物濃度を分析しています。

### 販売価格(税別)

構造解析レポート ¥400,000

プロセス解析レポート ¥400,000

17G-0010-1

# Table of Contents

## 構造解析レポート

【目次】		頁
1	デバイスサマリー(表1)(エグゼクティブサマリー).....	3
1-1	解析結果まとめ .....	4
	表2: パッケージ構造概要 .....	5
	表3: デバイス構造: SiC MOSFET.....	6
	表4: デバイス構造: レイヤー材料・膜厚 .....	7
2	パッケージ外観解析.....	8
2-1	外観・X線観察 .....	9
3	SiC MOSFET解析 .....	10
3-1	平面観察 .....	11-12
	チップコーナー及び周辺メタル配線 .....	13-18
3-2	平面構造解析(SEM) .....	19
	チップコーナー及び周辺ガードリング構成 .....	20-22
	トランジスタセルアレイ .....	23-26
3-3	断面構造解析(SEM) .....	27
	チップ膜厚 .....	28
	トランジスタセルアレイ:ゲート及びソース・Pwell拡散.....	29-34
	チップ周辺、チップ端構成 .....	35-36
4	パッケージ解析.....	37
4-1	パッケージ解析による構造解析.....	38-47
4-2	EDX材料分析 .....	48-67

17G-0010-1



# Table of Contents

## プロセス解析レポート

【目次】		頁
1	WOLFSPEED(CREE) 第3世代SiC系MOSFET C3M0075120 エグゼクティブサマリー	3
1.1	WOLFSPEED/CREE 第2世代対第3世代SiCMOSFETの特性比較	4
1.2	SiC MOSFETチップ全体	5
1.3	チップ端部	5
1.4	デバイス構造: SiC MOSFET トランジスタの模式的な断面図	6
1.5	SiC MOSFET構成 (a) チップ全体断面模式図 (b) 模式的なレイアウトパターン図	7
1.6	平面構造解析(SEM): トランジスタの構造・プロセスの特徴	8-12
2	C3M0075120解析結果まとめ 表1 デバイス構造 : SiC MOSFET 表2 SiC MOSFET構造 : レイヤー材料・膜厚	13 14
3	製造プロセスフロー解析 3.1 SiCMOSFETのフロントエンドウェーハプロセスフロー(推定) 3.2 SiC MOSFETのプロセス・シーケンス断面図 3.3 チャネル長Lchを決定するためのN+およびPウェル拡散の セルフアライン形成プロセスの詳細	15 16 17-19 20-21
4	デバイス構造と電気特性解析 4.1 N-エピ層不純物濃度解析 4.2 1200V(C2M0080120D)および第3世代1200V(C3M0075120)のSiC MOSFETのN-エピドリフト領域プロファイルの比較 4.3 ブレークダウン電圧 4.4 オン抵抗	22 23 24 25 26
5	関連文献目録	27
6	関連特許目録	28

17G-0010-1

