

SiC MOSFET(1200V): 中国製 3社概要レポート (BASIC Semiconductor, INVENTCHIP Technology, SASTC)

	メーカー	品番	電流	Max Vds	RON
1	BASIC Semiconductor	B1M080120HC	42A	1200V	80mΩ
2	INVENTCHIP Technology	IV1Q12080T3	42A	1200V	80mΩ
3	SASTC	SA1M12000065D	40A	1200V	65mΩ

製品概要

SiCパワーデバイスは、EV市場の拡大もあり、今後毎年2桁成長を達成すると予測されている。中でも中国の成長には今後注目する必要がある。

中国では、BASiC SemiconductorやINVENTCHIP TechnologyはすでにSiC MOSFETを製造し発売している。またBYD MicroelectronicsはSiC MOSFETの開発に成功している。本レポートは、中国メーカー3社のSiC MOSFETの概要を提供し、先端SiCメーカーと比較することで、その実力を明らかにします。

レポート内容、価格

- ・パッケージ外観、X線観察
- ・SiC MOSFET チップ観察
- ・SiC MOSFET 断面解析:セル構造、平面解析:活性領域AA
- ・電気特性評価(ゲートリーク電流、Ids-Vds温特)
- ・他社との比較(ローム、WLFSPD、Infineonなど先端SiCメーカーとの比較)

(本レポートに記載される断面解析はセル部のみ、平面解析は活性領域のデータのみになります。各製品の断面、平面の詳細解析については、個別のレポートを作成しておりますので、お問い合わせください)

レポート価格:60万円(税別) 発注後1weekで納品

目次

	Page
1. エグゼクティブサマリー	3
1-1. 中国のSiC MOSFETメーカー	4
表1. 中国SiC MOSFETの比較(概要) 2022年	5
1-2. SiC MOSFET技術/性能動向と中国メーカーの位置付け	6
2. SiC MOSFET 構造概要	
表2. トランジスタの主な構造的特徴の概要	10
表3. トランジスタの主な構造的特徴の概要	11
3. 電気的特性のベンチマーク	13
4. SiC MOSFETの製造コストについて	
4-1. 1200V SiC MOSFETの製造プロセスの概要	18
表4. SiCプロセスのウェハコスト(PWC)見積もり概要	19

構造解析レポートからの抜粋 (1)

表1. 中国製SiC MOSFETの比較(概要) 2022年

	中国製			日本製	
	BASIC	Inventchip	SASTC	BYD	ROHM
製品名	B1M080120HC	IV1Q12080T3	SA1M12000065D	Han EV用	SCT3080KL
パッケージ	TO-247	TO-247	TO-247	Power Module	TO-247
半導体	SiC				
最大動作電圧、Vdss	1200V				
最大ドレイン電流、Id (Tc=25°C)	42 A	42 A	40 A		31
オン抵抗、RON	80 mΩ	80 mΩ	65 mΩ	20 mΩ	80mΩ
チップサイズ、A [mm ²]	[Redacted]				
トランジスタ活性領域面積、AA [mm ²]					
指標: 単位面積当たりオン抵抗 [mΩ.mm ²]	[Redacted]				
チップ写真					

表2. トランジスタの主な構造的特徴の概要

	BASIC社	Inventchip社	SASTC社
製品	B1M080120HC	IV1Q12080T3	SA1M12000065D
チップ写真	[Redacted]		
トランジスタセル 平面SEM: アレー構成	[Redacted]		
トランジスタセル 断面SEM Epi層	[Redacted]		

構造解析レポートからの抜粋 (2)

3. 電気的特性のベンチマーク

		Chinese Manufacturers							
		Unit	BASIC	Inventchip	SASTC	WOLFSPEED	INFINEON	ROHM	
Electrical Characteristics	1 Part number		B1M080120HC	IV1Q12080T3	SA1M1200065D	C3M0075120K	AIMW120R060M1H	SCT3080KL	
	2 Technology Generation		1st	1st	1st	3rd	1st +	3rd Gen	
	3 Model Year		2018	2020	2019	2017	2021	2016	
	4 Package		TO-247	TO-247	TO-247	TO-247	TO-247	TO-247	
	5 Vdss	V							
	6 DC Drain Current, Id @ Tc=25°C	A							
	7 DC Drain Current, Id @ Tc=100°C	A							
	8 Pulsed Drain Current, Id,pulse	A							
	9 Max Junction Temperature, Tjmax	°C							
	10 Max Power Dissipation, Pd	W						1	
	11 Threshold Voltage, Vth (Typ)	V							
	12 Thermal Resistance, Rth,jc (Max)	°C/W							
	13 Recommended Operating Vgs	V							
	14 ON Resistance, RON (Typ) @ Tj=25°C	mΩ							
	15 ON Resistance, RON (Max) @ Tj=25°C	mΩ							
	16 ON Resistance, RON (Typ) @ Tj=150°C	mΩ							
	17 ON Resistance, RON (Typ) @ Tj=175°C	mΩ							
	18 Gate Input Resistance, Rg	Ω							
	19 Transconductance, gm	S						2	
	20 Ciss Vgs=0V, Vds=800V	pF							
	21 Ciss/AA	pF/mm2							
	22 Coss	pF							
	23 Coss/AA	pF/mm2							
	24 Crss	pF							
	25 Crss/AA	pF/mm2							
	26								
	27 Total Gate Charge, Qg	nC							
	28 Qgs	nC							
	29 Qgd	nC							
	30 Turn-on delay time, td(on) Vds=800V, L=250uH	ns							
	31 Rise time, tr	ns							
	32 Turn-off delay time, td(off)	ns							
	33 Fall time, tf	ns							
	34 Turn-on Switching Loss, Eon Vds=800V	μJ							
	35 Turn-off Switching Loss, Eoff	μJ							
	36								
	37 Body Diode Forward Voltage, Vsd	V							
	38 Reverse Recovery time, trr @ Vr=800V, If=12A	ns							
	39 Reverse Recovery charge, Qrr	nC							
	40 Peak Reverse Recovery Current, Irrm	A							
	41								
	42 Thermal Impedance, Zth @ tp=1us Single Pulse	°C/W							
	43 Thermal Impedance, Zth @ tp=10us Single Pulse	°C/W							
	44 Thermal Impedance, Zth @ tp=100us Single Pulse	°C/W							

NOTES:

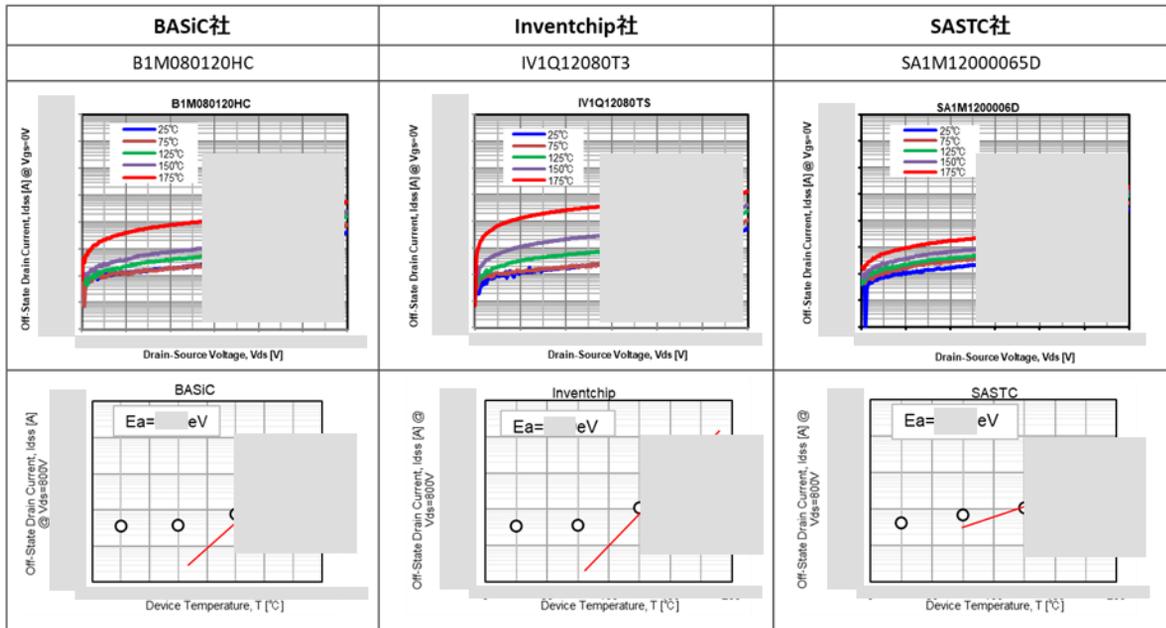
- [1] @ Tj=Tjmax, Tc=25°C
- [2] @ Vds=10V, Id=12A
- [3] For Vds>Vdss, the space charge/depletion covers the entire N-epi layer
- [4] From Datasheet

		Chinese Manufacturers							
		Unit	BASIC	Inventchip	SASTC	WOLFSPEED	INFINEON	ROHM	
Device Structure	45 Chip Size, X x Y	mm x mm							
	46 Chip Size, A = X x Y	mm2							
	47 Transistor Active Area, AA	mm2							
	48 Chip Edge (Uneffective) width, We	mm							
	49 FOM1: 単位面積当たりON抵抗, RONxAA	mΩ·mm2							
	50 FOM 2: RONxQg	Ω·nC							
	51 MOSFET Total Channel width, W	mm							
	52 Transistor cell structure								
	53 Transistor cell array configuration								
	54 Transistor cell Pitch, P	μm							
	55 Tox	nm							
	56 N-Epi thickness	μm							
	57 Chip Thickness, dsc	μm							



構造解析レポートからの抜粋 (3)

トランジスタのオフ状態ドレインリーク電流特性の概要



トランジスタのゲート電流特性の概要

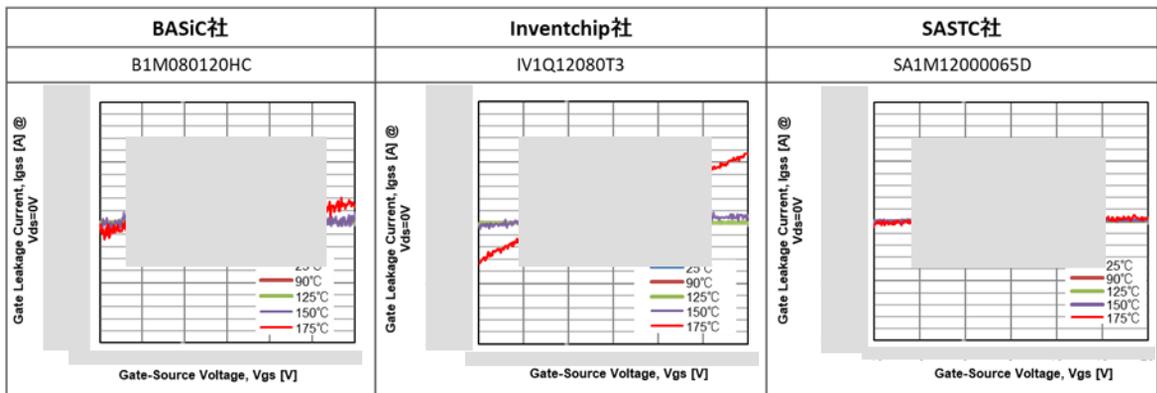


表4. SiCプロセスのウェハコスト(PWC)見積もり概要

		SiC		
		US	中国製	JPN
			Inventchip社 IV1Q12080T3	ROHM SCT3080KL
		Planar Gate	Planar Gate	Trench
• Process				
• Wafer Diameter Size	mmΦ			
• Raw Wafer	\$/waf			
• Epi Cost (~12um)	\$/waf			
• Wafer + Epi Cost	\$/waf			
• Processing Cost	\$/waf			
• Processed Wafer Cost, PWC	\$/waf			
• Defect Density, Do	def/cm2			
• Manufacturing Yield, Y	%			
• Yielded Wafer Cost, YWC	\$/waf			

