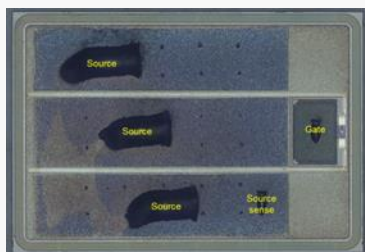


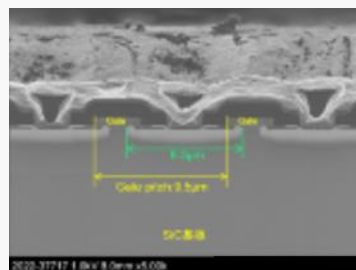
SiC MOSFET (1700V): ON Semiconductor製 NTH4L028N170M1 構造解析、プロセス解析レポート



PKG写真



SiC MOSFET写真



セル部 断面SEM写真

レポート概要

本製品はON Semiconductor製のSiCパワーデバイス製品群である「EliteSiC」シリーズの1700V SiC MOSFETとなります。本レポートでは断面、平面構造の特徴を明らかにし、また構造解析結果からプロセスフロー推定、電気特性結果の解析、他社1700品との比較も行っています。

製品仕様・特徴

型番 : NTH4L028N170M1 V_{dss}=1700V、I_d=80 A、R_{on}=28mΩ 製品リリース日 : 2023年1月

- ・最大V_{gs}範囲は-15V/25Vで、ゲート電圧が最大-10Vになる高速スイッチングアプリケーションに最適で、システムの信頼性向上を実現する
- ・エネルギーインフラや産業用ドライブアプリケーション向け

レポート価格、結果概要

①構造解析レポート 価格: ¥800,000(税抜) 発注後1weekで納品

- ・2層メタル構造→トランジスタの面積効率によるRONA低減。
- ・SCM分析結果からepi層厚の測長とepi層濃度の半定量評価を実施。

②プロセス解析レポート 価格: ¥600,000(税抜) 発注後1weekで納品

- ・トランジスタ領域面積当たりのON抵抗: R_{on}AAは610mΩ・mm² ※他社1700品の第2世代相当
- ・電圧耐圧(BV_{dss})の実測によって耐圧マージンを確認
- ・耐圧とepi層/Buffer層の関係

1) SCM(Scanning Capacitance Microscopy): 導電性探針を用いて半導体表面を走査し、P/Nキャリア分布を二次元的に可視化する手法。

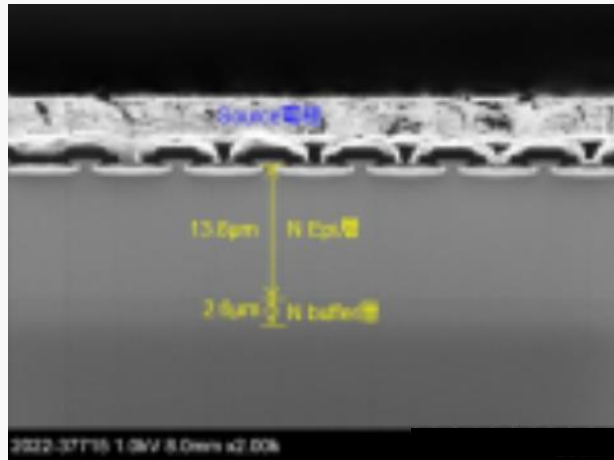
①構造解析レポートからの抜粋

目次

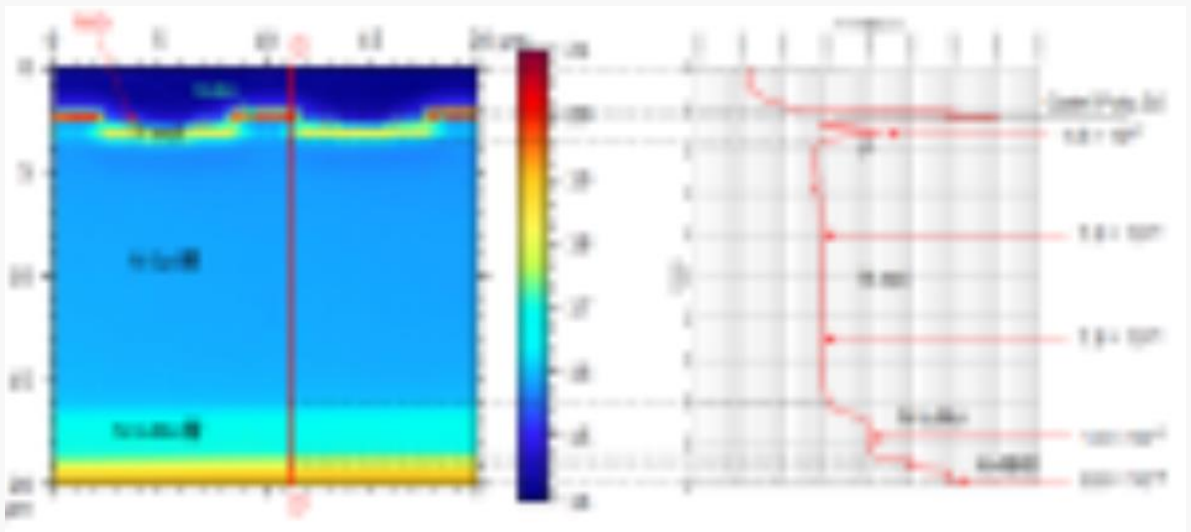
		Page
1. デバイスサマリー	...	3
1-1. 解析結果まとめ	...	4
2. パッケージ解析		
2-1. 外観観察	...	8
2-2. チップ観察	...	11
3. SiC MOSFET 構造解析		
3-1. 平面構造解析(OM)	...	13
3-2. 平面構造解析(SEM)	...	31
3-3. セル領域 断面構造解析	...	40
3-4. MOSFETチップ外周部 断面構造解析	...	49
3-5. MOSFET Gate Pad部 断面構造解析	...	55
3-6. MOSFET Gate 配線部 断面構造解析	...	60
4. SCM / SMM分析		
4-1. SCM / SMM分析結果	...	66
4-2. SCM / SMMライン分析結果	...	71

①構造解析レポートからの抜粋

セル部



外周部



SCM分析:

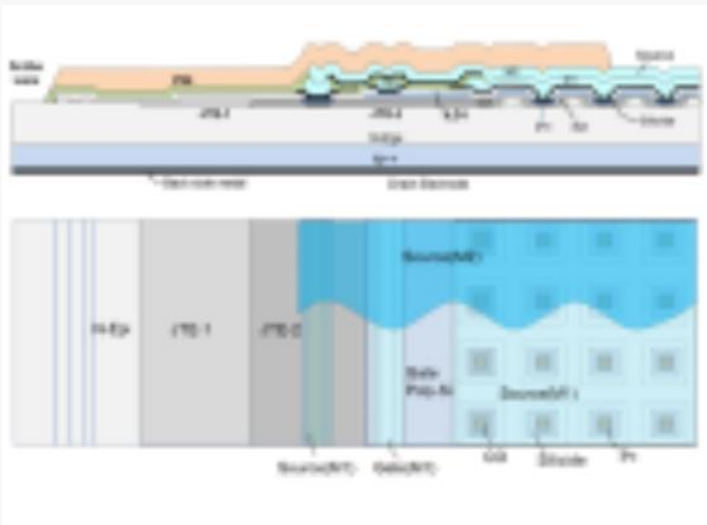
(a) チャンネル、(b) Pwell、(c) N-epi、および

(b) (d) N-Buffer領域の詳細な濃度プロファイルを取得。

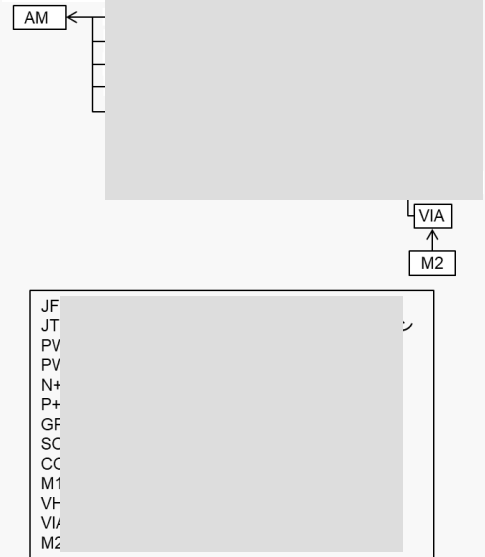
②プロセス解析レポートからの抜粋

【目次】		頁
1	onsemi社のSiC MOSFET NTH4L028N170M1 解析結果のまとめ	3
1-1	onsemi社製品と他社のSiC MOSFETの特性比較	4
1-2	SiC MOSFETチップ全体	5
1-3	チップ端部	6
1-4	デバイス構造: SiC MOSFET	7
	トランジスタの模式的な断面図	7
2	SiC MOSFET観察	8
2-1	断面・平面構造解析(SEM)	8-16
	トランジスタの構造・プロセスの特徴(1)－(9)	8-16
2-2	チャンネル長Lchを決定するためのN+およびPウェル拡散のセルフアライン形成プロセスの詳細(推定)	17
3	onsemi社のSiC MOSFET NTH4L028N170M1解析結果まとめ	18
	表3-1 デバイス構造: SiC MOSFET	18
	表3-2 SiC MOSFET構造: レイヤー材料・膜厚	19
4	プロセスフロー	20
4-1	SiC MOSFETのフロントエンドウェーハプロセスフロー(推定)	20
4-2	SiC MOSFETのプロセス・シーケンス断面図	21-25
5	電気特性評価	26
5-1	onsemi SiC MOSFET NTH4L028N170M1の Id-Vds特性	27
5-2	デバイス温度をパラメータとしてオフ状態のドレイン電流対ドレイン電圧 (Vds)および活性化エネルギー(Ea)	28
5-3	オフ状態破壊電圧BVdss特性	29-30
5-4	ゲートリーク電流I _{gss} 特性	31
5-5	ボディダイオード特性	32
5-6	容量(C _{iss} , C _{oss} , C _{rss})-Vds特性	33
5-7	デバイス構造と電気特性解析: ON抵抗	34-36
5-8	N-エピ層不純物濃度解析	37
5-9	デバイス構造と電気特性解析: ブレークダウン電圧	38
6	関連文献目録	39
7	関連特許目録	39-42

②プロセス解析レポートからの抜粋



Possible Alignment Tree:



プロセスシーケンス(推定)

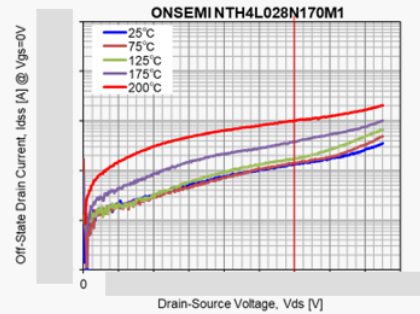
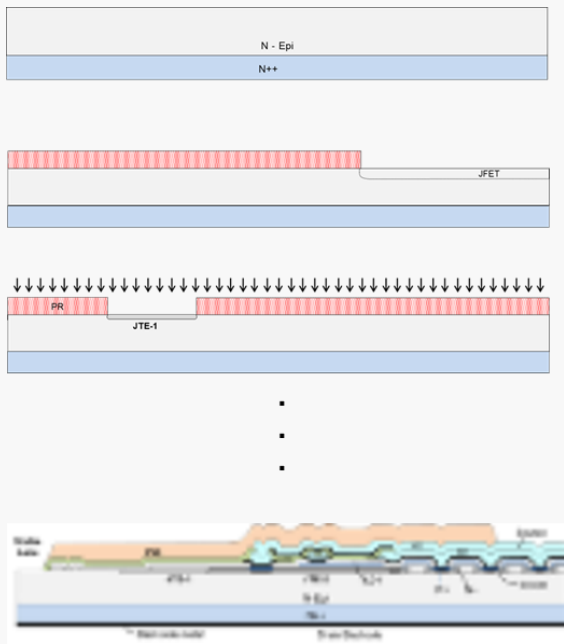


Fig. 1 デバイス温度をパラメータとしたオフ状態の I_{dss} - V_{ds} 特性

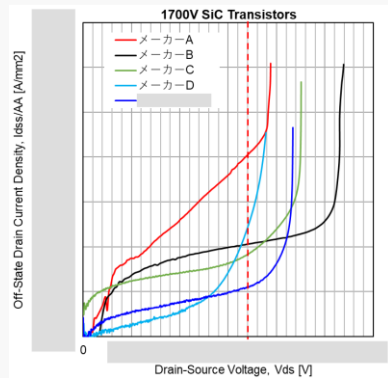


Fig.2 オフ状態降伏電圧 BV_{dss} の比較