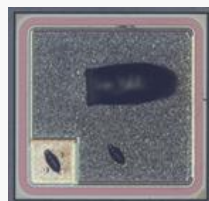


SiC MOSFET(1200V):Infineon IMBG120R078M2H 概要、構造、プロセスレポート



パッケージ外観



SiC MOSFET

レポート概要

- ・2024年1月に、Infineonは新しい第2世代 (Gen 2) CoolSiCプロセス技術、1200V SiC MOSFET (M2H) 製品を発表 (Webページ) しました。エルテックは、この新しい第2世代について、概要、構造、プロセスの3つのレポートをリリースします。
- ・Infineon CoolSiC に採用されている1200Vトランジスタは、2017年 Gen 1から約6年で特性、構造が進化しており、本レポートにより、高度なSiC MOSFETの開発に対するInfineonのアプローチと戦略が明らかになります。

製品仕様・特徴

型番:IMBG120R078M2H $V_{DSS}=1200V$ 、 $I_D=29A$ 、 $R_{DS(on)}=78.1m\Omega$ 製品リリース日:2024年1月(データシート初版)

EV-Charging、Online UPS/Industrial UPS、Solar power optimizer、String inverter向け

レポート内容・結果概要 (各レポートの目次はP.2、P.4 と P.6 を参照)

① 概要解析レポート 価格: ¥250,000 (税別) 発注後1weekで納品

- ・パッケージ観察、チップ観察、測長
- ・SiC MOSFET断面解析:セル部、エピ構造、厚さ

② 構造解析レポート 価格: ¥650,000 (税抜) 発注後1weekで納品

- ・パッケージ・実装技術: .XT テクノロジーを使用した超薄型ダイアタッチ。
- ・Gen 1+ CoolSiC (M1H)製品との構造比較:トランジスタセル縮小。
- ・TEMによるゲート絶縁膜の観察。

※概要解析レポートの内容も含まれます。

③ プロセス解析レポート 価格: ¥700,000 (税抜) 発注後1weekで納品

- ・単位面積当たりのオン抵抗 $RON_{AA}=180m\Omega \cdot mm^2$ を達成、他社第4世代より ~ 18%低い。
- ・面積当たりの真性オン抵抗が低減。(Gen 1と比較)
- ・チャネルキャリア移動度が競合他社のSiCトランジスタよりも3 ~ 4 倍高い。
- ・詳細な電気測定と構造的特徴との相関関係。RONの温度依存特性より、SiC/SiO₂界面トラップとの相関を推測。
- ・N-エピ (ドリフト) 不純物濃度ロファイル抽出。再設計と高濃度CSL (電流拡散層) が含まれると推測。

① 概要解析レポート からの抜粋(1)

【目次】	Page
1 解析結果まとめ	
1-1. エグゼクティブサマリー	… 3
1-2. デバイスサマリー	… 4
1-3. デバイス構造: SiC MOSFET	… 5
2 パッケージ解析	
2-1. パッケージ外観	… 8
2-2. 搭載チップ観察	… 9
3 SiC MOSFETチップ構造解析	
3-1. 平面構造解析(OM)	… 11
3-3. セル部 断面構造解析(SEM)	… 12
3-4. 外周部 断面構造解析(SEM)	… 13
4 CoolSiC(第1世代と第2世代)との比較	… 15

① 概要解析レポート からの抜粋(2)

2-1. 外観観察

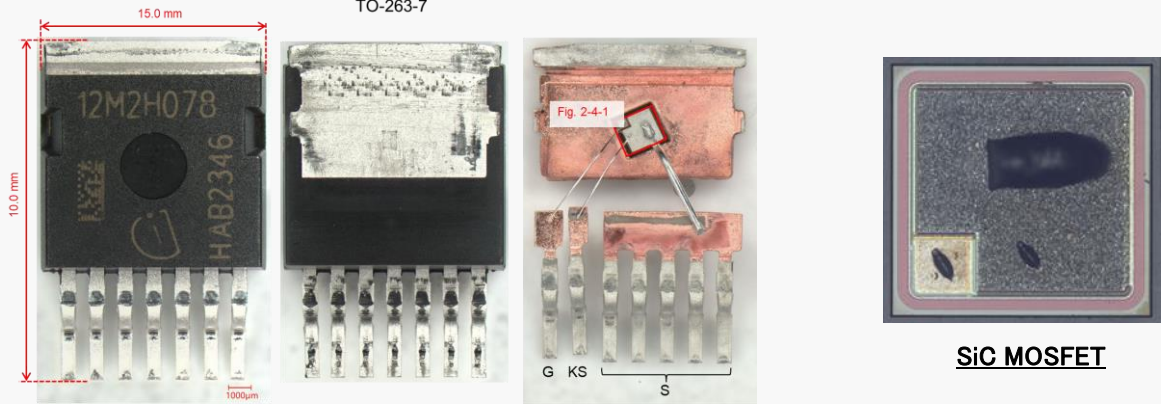


Fig. 2-1-1 パッケージ外観(正面)

Fig. 2-1-2 パッケージ外観(裏面)

G KS S

SiC MOSFET

1-4. デバイス構造: SiC MOSFET

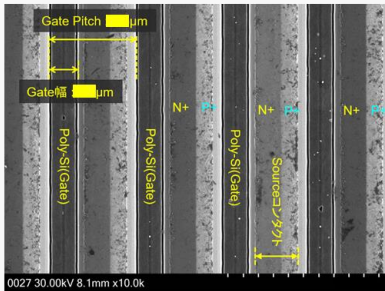


Fig. 1-4-1 SiC MOSFETセルアレイ

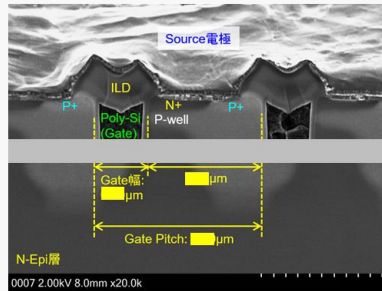


Fig. 1-4-2 SiC MOSFET断面SEM像

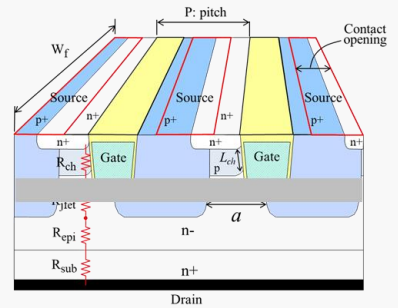


Fig. 1-4-3 SiC MOSFET構造の全体模式図

4. CoolSiC (第1世代、第2世代)との比較

	AIMW120R060M1H	AIMBG120R010M1H	IMBG120R078M2H	ROHM SCT34062KR
プロセス世代	Gen 1	Gen 1+	Gen 2	Gen 4
Min/Max Vgs	V/V	-7/23		23
オン抵抗RON/ Vgs	mΩ / V	60 / 18		18
単位面積当たりのオン抵抗 RON x AA	mΩ・mm ²	257		9
RONxAA、相対変化	%	100%		
チップサイズ	mm x mm	2.77 x 2.27		2.65
トランジスタ面積AA	mm ²	4.29		54
セルソース・ソースピッチ,P	μm	3.20		0
二つ(2)のチャンネルのピッチ	μm	6.4		0

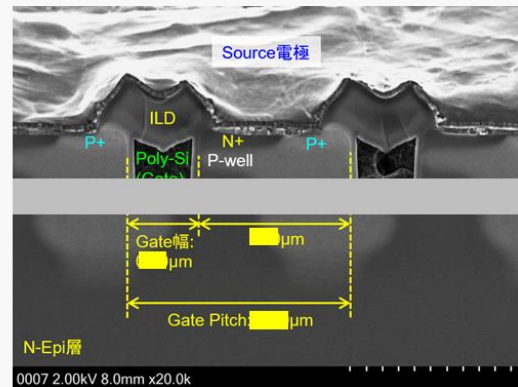
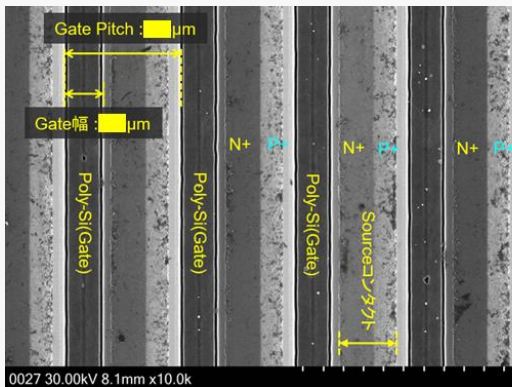
② 構造解析レポートからの抜粋(1)

【目次】		Page
1	デバイスサマリー	
	Table1-1:デバイスサマリー	3
1-1.	解析結果まとめ	4
	Table1-2: デバイス構造:SiC MOSFET	5
	Table1-3: デバイス構造:レイヤー材料・膜厚	6
	Table1-4: デバイス構造:実装パッケージ構造概要	7
2	パッケージ解析	
2-1.	外観観察	9-11
2-2.	搭載チップ観察	12
2-3.	パッケージ断面構造解析	13-26
3	SiC MOSFETチップ構造解析	
3-1.	平面構造解析(OM)	28-43
3-2.	平面構造解析(SEM)	44-50
3-3.	セル部 断面構造解析	51-56
3-4.	チップ外周部 断面構造解析	57-64
3-5.	Gate電極パッド部 断面構造解析	65-67
4	Infineon第1と第2世代CoolSiC MOSFETの 技術進化と他社との性能比較	69

② 構造解析レポートからの抜粋(2)

Table1-3: デバイス構造: レイヤー材料・膜厚

層の記述	膜厚	材料	プロパティ
ウェハタイプ・構成 (Bulk, Epi)	109μm	SiC	Crystal Orientation: 未評価
N-epi層			
N Buffer層			
P拡散深さ			
N+拡散深さ			
ゲート電極構造・材料			
ゲート酸化膜			
フィールド酸化膜			
シリサイド			
ソースバリアメタル			
ソースメタル			
ILD (ゲート・メタル間)			
パッシベーション膜			
有機保護膜			
チップ裏面メタル			



トランジスタセルSEM観察



Fig. チップ周辺 断面SEM像

③ プロセス解析レポートからの抜粋(1)

【目次】	Page	
1	INFINEON 1200V CoolSiC (IMBG120R078M2H) エグゼクティブサマリー	3
1-1	INFINEON, ROHM, WolfspeedなどのSiC MOSFETの特性比較	4
1-2	SiC MOSFETチップ全体とチップ膜厚	5
1-3	トランジスタアレーとチップ端部の構成	6
1-4	デバイス構造: SiC MOSFET SiC MOSFETセルアレーと断面SEM SiC MOSFETアレー構造の全体模式図	7
1-5	デバイス構造: SiC MOSFETチャネルの面方位について	8
1-6	SiC MOSFETセル観察	9-13
1-7	平面構造解析(SEM): チップコーナー部	14
1-8	SiC MOSFET構成とレイアウト	15-16
2	INFINEON 1200V CoolSiC (IMBG120R078M2H) 解析結果まとめ 表1 デバイス構造: SiC MOSFET 表2: デバイス構造: レイヤー材料・膜厚	17 18
3	製造プロセスフロー解析	19
3-1.	SiC MOSFETのフロントエンドウェーハプロセスフロー(推定)	20
3-2.	SiC MOSFETのプロセス・シーケンス断面図	21-24
4	デバイス構造と電気特性解析	25
4-1.	INFINEON 1200V SiC MOSFET IMBG120R078M2Hの I_d - V_{ds} 特性とRON温特	26-27
4-2.	デバイス温度をパラメータとしたオフ状態のドレイン電流対ドレイン電圧(V_{ds})	28
4-3.	OFF状態ドレインリーク電流特性の比較	29
4-4.	オフ状態破壊電圧 BV_{dss} 特性	30
4-5.	ゲートリーク電流 I_{gss} 特性	31
4-6.	ボディダイオード特性	32
4-7.	容量(C_{iss} , C_{oss} , C_{rss})- V_{ds} 特性	33
4-8.	デバイス構造と電気特性解析:ON抵抗成分解析	34-36
4-9.	N-エピ層不純物濃度解析	37
4-10	ブレークダウン電圧	38
5	INFINEONの1200V CoolSiC MOSFETの詳細な比較: 進化と特性の比較	39-44
6	関連文献目録	45
7	関連特許目録	46-48

③ プロセス解析レポートからの抜粋(2)

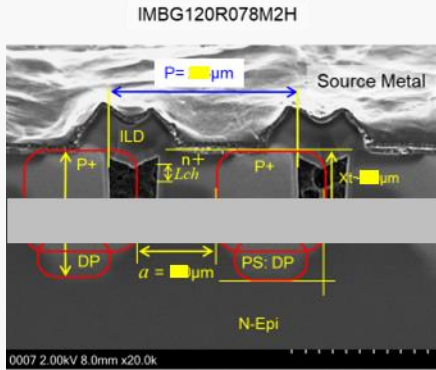


Fig. 1-6-2 トランジスタセル

非対称トレンチゲートMOSFET。P 拡散領域はより深く、トレンチ底部と重なったトレンチゲート構造を採用し、低インピーダンスのチャネルを形成する。トレンチゲート構造により、トレンチゲートの深さを調整することで、チャネルの深さを調整できる。

表5-1: CoolSiC MOSFETの進化と特性の比較

#	Units	INFINEON			WOLFSPEED	ROHM
		IMW120R045M1	AIMBG120R010M1	IMBG120R078M2H	C3M0075120K	SCT4062KR
1	Technology production start	2017	2023	2024	2017	2022
2	Technology generation	Gen 1	Gen 1+	Gen 2	Gen 3	Gen 4
3	Max Drain Voltage, V _{ds}	1200	1200	1200	1200	1200
4	Gate-Source transient voltage range, V _{gs}					4 ~ 23
5	Recommended V _{gs} (for spec Ron)					18
6	ON Resistance (Typ) @ Tc=25°C					62
7	Intrinsic specific ON resistance RONxAA					219
8	Triode β/W					1.7
9	MOSFET Channel Length, Lch (μm)					0.24
10	Gate Dielectric (Oxide) Thickness, Tox (nm)					50
11	MOSFET Channel Effective Mobility, μ _{ch} (cm ² /V·s)					~6
12	Transconductance gm/W (V _{ds} =10V)					2.3
13	JFET Pinch-off Voltage, V _p	6.2	19	13	10	4

3-2. SiC MOSFETのプロセス・シーケンス断面図

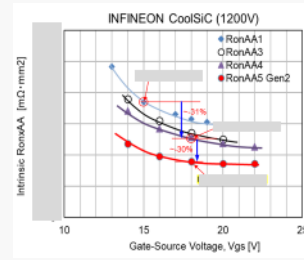
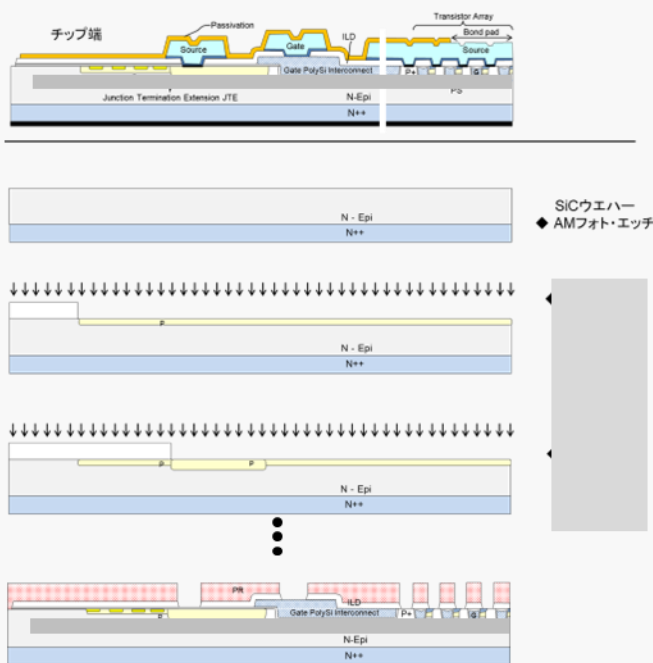


Fig. 5-3: CoolSiC SiC MOSFET のゲートソース間電圧 (V_{gs}) に応じた面積当たりの真性オン抵抗 (RonxAA) の変化

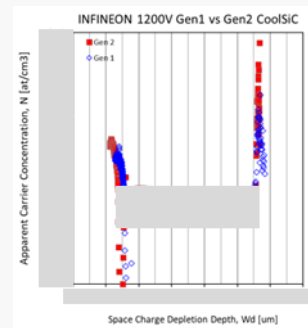


Fig.4-9: (c) 深さ方向のキャリア濃度プロファイル