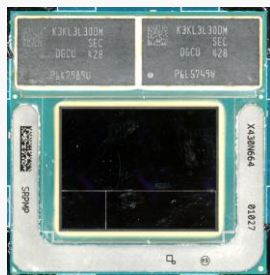


Chiplet: Intel Core Ultra 7series 2 (Lunar Lake) パッケージ 平面解析レポート & 断面構造解析レポート



パッケージ外観

●Core Ultraより高性能かつ省電力



パッケージ構造(概念図)

出典: 日経クロステック Active

概要

Intelは先を越されたAMDに対応して、48TOPSのNPUを搭載する新プロセッサ「Lunar Lake」を2024年9月にリリースしました。Chiplet技術を採用しており、Intel CPUとして初めてメモリーを統合している。

エルテックは、下記2種類のレポートをリリースしました。

1. パッケージおよびベーススタイルの平面解析レポート
2. パッケージ断面解析レポート

製品特徴 インテル®Core™ Ultra 7 プロセッサ-2 (Lunar Lake)

パッケージは下記チップで構成されている

- (1) Compute Tile
- (2) Platform Controller Tile (PCT)
- (3) Memory on Package
- (4) Base Tile (Si interposer)
- (5) Filler Tile (Dummy die)

当社は、前世代のMeteor Lake のパッケージ解析もリリースしています。(23G-1341-2,3)

解析内容

レポート(1): 平面解析レポート (24G-0799-4) (42ページ)

- パッケージ基板 (10層) 配線パターン各層写真 (27.5mm x 27mm)
- Siベースタイル (3層) 配線パターン各層写真 (16.8mm x 13.1mm) (注1)
- 上記各層写真に電源、GNDが分かるように色付けを実施

注1: ベースタイルの内、3x3mm2の、PDNと信号ラインを含んだ領域を解析

価格: ¥1,200,000 (税抜) (PDF report and 写真データ)

発注後1weekで納品

- オプションとして、上記2値化データもしくはODBデータの提供も可能です **(24G-0799-5)**

価格: ¥2,000,000 (税抜) (2値化データ または ODB データ)

発注後1weekで納品

レポート(2): 断面解析レポート (24G-0799-3) (15ページ)

(1) パッケージ基板, Compute Tile, Platform Controller Tile (PCT), Memory package を含んだ断面写真
(高解像度光学顕微鏡写真)

- 各層の測長データ

価格: ¥300,000 (税抜) (PDF report)

発注後1weekで納品

Report (1)

Table of Contents

	Page
1. Package image	3
2. Package X-ray	4
3. Package each layer images	5
4. Passive components in the package	16
5. Base tile each layer images	19
6. Identification of VDD and GND patterns (Package and Base Tile)	25

レポート(1)より抜粋

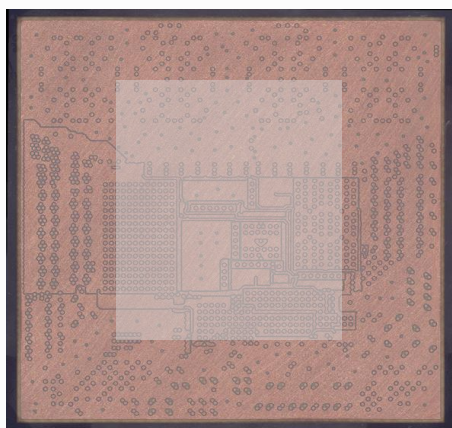
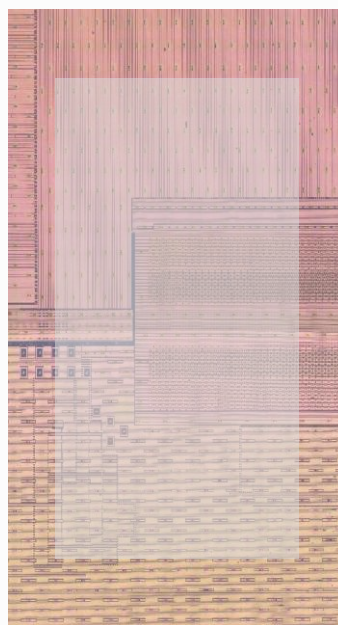


Fig. B-3-10 OM image of L5 layer



ベースタイル(M1)の一部拡大写真

Report (2)

Table of Contents (15 pages)

	Page
1. Cross section point	2
2. Summary	
Drawing of cross section schematic)	3
Table 1-1 measurement result	4
3. Cross section images	5

レポート(2)より抜粋

