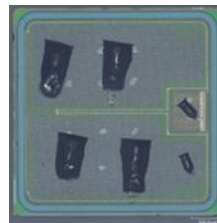


SiC MOSFET (1200V) : CRRC Times Semiconductor 概要、構造解析、短絡耐量評価レポート



パッケージ (TM40S12B1C-304B)



SiC MOSFETチップ (TM40S12B1C-304B)

レポート概要

CRRC Times Semiconductor (株洲中車時代半導体)は、中国鉄道大手CRRCグループの中核半導体メーカーであり、鉄道輸送機器やEV向けパワー半導体の開発・製造を手掛けるIDM企業です。

同社は近年SiCデバイスの開発を積極的に推進しており、1200V SiC MOSFETは低オン抵抗と低スイッチング損失を特長とする高性能デバイスとして注目されています。中国メーカーのSiC技術は急速に進展しており、その技術レベルを把握することは、今後の市場動向や競争力を評価する上で重要な指標となります。

本レポートは、同社の1200V SiC MOSFETを対象に、デバイス概要、構造解析 (TM40S12B1C-304B)、および短絡耐量評価 (TM80S12B1B-304B) を実施しました。セル構造やプロセス技術、ならびにデバイス特性を詳細に解析し、同社 SiCパワーデバイスの設計思想や実装技術を把握するためのベンチマーク資料としてご活用いただけます。

製品特徴

型番： TM40S12B1C-304B Vds=1200V, RON=35mΩ, Id=62A 製品リリース日：2025年10月
TM80S12B1B-304B Vds=1200V, RON=77mΩ, Id=30A 製品リリース日：2024年11月

製品情報： [TM40S12B1C-304B](#)、 [TM80S12B1B-304B](#)

- ・同社Gen3 SiC MOSFET
- ・Application：車載充電器、DC-DCコンバーター、バッテリー充電器、ソーラーインバータ

解析内容&レポート価格

TM40S12B1C-304B

① 概要解析レポート： 価格¥300,000 (税別) 発注後1weekで納品

- ・チップ観察、測長、SiC MOSFETのセル部(SEM)
- ・他社製品との比較

② 構造解析レポート： 価格¥650,000 (税別) 発注後1weekで納品

- ・①概要解析レポート + 平面構造、レイアウト解析
- ・P well コンタクト部ではSiC基板をリセスエッチングして接続されます(P+リセスコンタクト)
- ・セルピッチはSTMicro製SiC MOSFETより約20%狭く、オン抵抗(Ron)とトランジスタ面積(AA)をかけたRonxAAは一般的なSiC MOSFETの第3+世代相当です。

TM80S12B1B-304B

③ 短絡耐量評価レポート： 価格¥600,000 (税別) 発注後1weekで納品

- ・安全な短絡ターンオフのための短絡幅耐時間 (SCWT=tscf) およびゲートオン時間 (ton) を評価。
→回路設計マージン
- ・SCWTを主要SiC MOSFETメーカーと比較。

①概要解析レポート 目次

【目次】	Page
1 デバイスサマリー	
Table1-1:デバイスサマリー	4
1-1. 解析結果まとめ	5
Table1-1-1: デバイス構造: SiC MOSFET	
Table1-1-2: デバイス構造:レイヤー材料・膜厚	6
2 SiC MOSFET概要解析	
2-1. 外観観察	8
2-2. チップ観察	9
2-3. セル部断面観察	10
3 他社SiC MOSFETとの比較	12

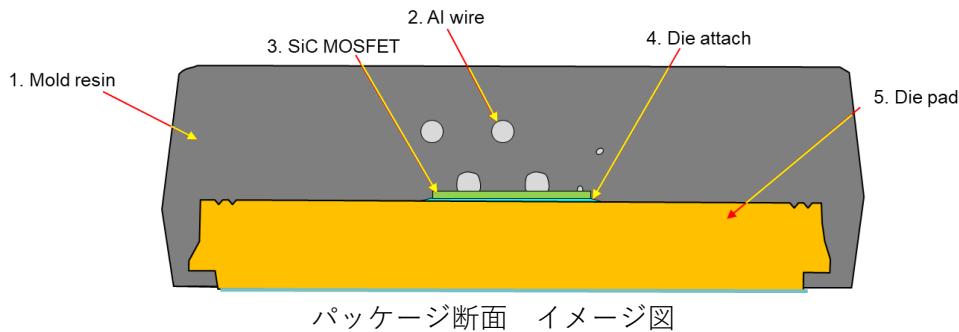
①概要解析レポートより抜粋

	CRRC TM40S12B1C-304B	Silan SCDP120R013N2P4B	Navitas(旧GeneSiC) G3F34MT12K	STMicro SCT040W120G3AG
Die size A (mm x mm = mm ²)				
Transistor area AA (mm ²)				
Ron (mΩ / Vgs(V))				
Ron x AA (mΩ ・mm ²)				
Gate geometry				
Transistor cell configuration				
Cell pitch P (μm)				

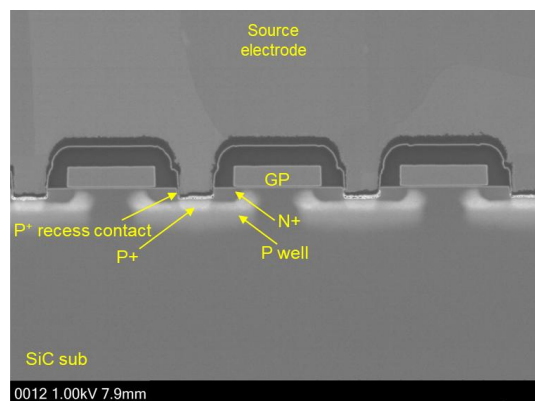
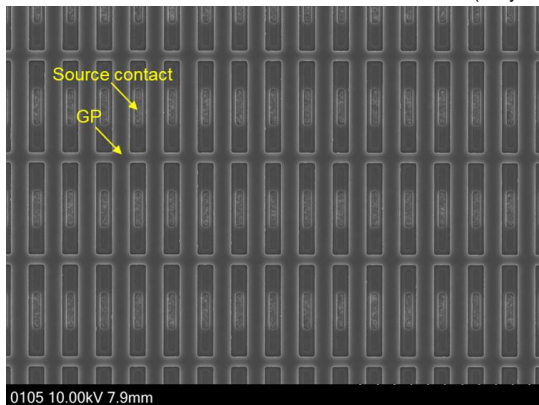
②構造解析レポート 目次

【目次】	Page
1 デバイスサマリー	
Table1-1: デバイスサマリー	...
1-1. 解析結果まとめ	...
Table1-2: デバイス構造: SiC MOSFET	...
Table1-3: デバイス構造: レイヤー材料・膜厚	...
2 パッケージ解析	
2-1. 外観観察	...
2-2. 内部レイアウト観察	...
2-3. パッケージ断面構造解析	...
3 SiC MOSFETチップ構造解析	
3-1. 平面構造解析(OM)	...
3-2. 平面構造解析(SEM)	...
3-3. セル部 断面構造解析	...
3-4. 外周部 断面構造解析	...
4 SiC MOSFETチップ裏面構造解析 (アニール痕)	...
5 他社SiC MOSFETとの比較	...

②構造解析レポートより抜粋



GP : Gate (Poly-Si)



③短絡耐量評価レポート 目次

【目次】	Page
1 背景、目的とエグゼクティブサマリー はじめに	3 4
2 CRRC社製 第3世代(G3) SiC MOSFET「TM80S12B1B-304B」デバイス構造	5
2-1. デバイス構造/材料解析	5
表1. 構造パラメータの概要	6
3 短絡試験	7
3-1. 短絡試験回路	8
3-2. 短絡耐量試験評価条件と目的	9
4 短絡耐量試験測定結果	10
表3: CRRC社製 第3世代SiC MOSFET「TM80S12B1B-304B」の短絡耐量特性測定結果まとめ	11
4-1. 短絡耐量試験: 電圧および電流波形結果	12-20
4-2. 測定結果の解析と考察	21
短絡時ピークドレイン電流 $I_{sc,pk}$ 対ドレイン電圧 V_{ds} とゲート電圧 V_{gs} の依存性	22
短絡破壊時間(耐久時間) $t_{sc,r}$ 対ドレイン電圧依存性	23
ドレイン電圧 V_{ds} に対する短絡エネルギー $E_{sc,r}$	24
短絡故障時間($t_{sc,f}$)と熱暴走を支配する時間 t_{ra} の消費電力 $P_d = (V_{ds} \times I_d)$ 依存性	25
4-3. ゲートリーク電流に関する考察	26-28
測定された短絡時間($t_{sc,r}$)と消費(放熱)電力密度の比較 $P_d/A = (V_{ds} \times I_d)/A$	29
4-4. 遅延短絡破壊と安全なターンオフのための最大ターンオン時間(t_{scon})	30
4-5. 温度上昇 ΔT_j の解析と推定: 熱インピーダンス, SPICEシミュレーション	31-33
4-6. 電熱モデルを使用して推定された臨界トランジスタ内部温度	34
4-7. 温度上昇 ΔT_j の解析と推定	35
4-8. オン抵抗と短絡耐量時間のトレードオフ	36
5 CRRC社第3世代とWolf speed第3世代のSiCトランジスタの構造比較	37
5-1. CRRC製 第3世代(G3)TM80S12B1B-304BとWolf speed第3世代のSiCトランジスタの構造比較	38
5-2. CRRC, WOLF SPEED, ROHMとSTMicroトランジスタ短絡ドレイン電流波形の比較	39
臨界短絡エネルギー($E_{sc,p}$)と破壊までの時間 $t_{sc,r}$ の依存性	40
5-3. CRRC社製とWolf speed製第3世代のSiCトランジスタの短絡耐量比較	41
6 まとめ	42
短絡耐量時間($t_{sc,r}=SCWT$)と単位面積当たりのオン抵抗指数($RONxA$)の一般的なトレンド	43
7 参考文献	44
Appendix: 温度上昇 ΔT_j の解析と推定	45

